

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2003-015146

(43)Date of publication of application : 15.01.2003

(51)Int.Cl. G02F 1/1343
G02F 1/1341
G02F 1/1368

(21)Application number : 2001-203418 (71)Applicant : HITACHI LTD

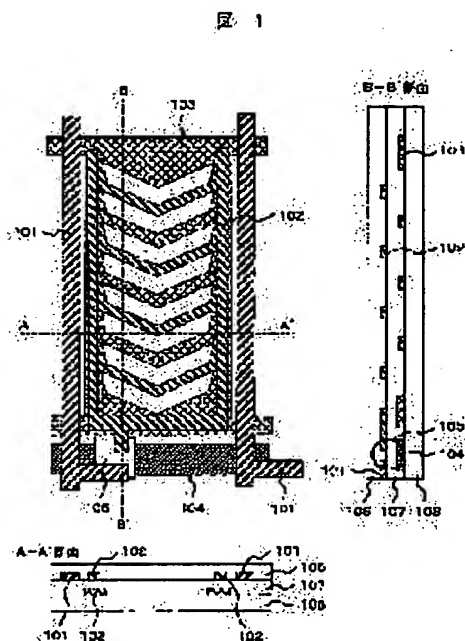
(22)Date of filing : 04.07.2001 (72)Inventor : OKISHIRO KENJI
KONDO KATSUMI

(54) LIQUID CRYSTAL DISPLAY DEVICE

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a liquid crystal display device wherein the strongest requirement items such as high definition, high quality, and a high opening ratio are achieved at the same time by employing a transparent conductive film as an electrode material in a fishbone IPS.

SOLUTION: The liquid crystal display device, wherein both pixel electrodes and a common electrode are formed of a transparent conductive film in a chevron, the chevron form pixel electrodes and the chevron form common electrode are alternately arranged so as to divide the pixels in the longitudinal direction of the pixels in the pixels surrounded by scanning wiring and signal wiring; and also the pixel electrode in the same pixel are connected with both ends of the pixel, respectively, and the common electrodes are connected with both ends of the pixel, respectively.



LEGAL STATUS

[Date of request for examination] 19.11.2003

[Date of sending the examiner's decision of rejection] 30.05.2006

[Kind of final disposal of application other than the examiner's decision of

rejection or application converted
registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's
decision of rejection]

[Date of requesting appeal against
examiner's decision of rejection]

[Date of extinction of right]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2003-15146

(P2003-15146A)

(43) 公開日 平成15年1月15日 (2003.1.15)

(51) Int.Cl.⁷

識別記号

F I

データ* (参考)

G 0 2 F 1/1343

G 0 2 F 1/1343

2 H 0 8 9

1/1341

1/1341

2 H 0 9 2

1/1368

1/1368

審査請求 未請求 請求項の数25 O L (全 26 頁)

(21) 出願番号 特願2001-203418(P2001-203418)

(71) 出願人 000005108

株式会社日立製作所

東京都千代田区神田駿河台四丁目6番地

(22) 出願日 平成13年7月4日 (2001.7.4)

(72) 発明者 神代 賢次

茨城県日立市大みか町七丁目1番1号 株

式会社日立製作所日立研究所内

(72) 発明者 近藤 克己

茨城県日立市大みか町七丁目1番1号 株

式会社日立製作所日立研究所内

(74) 代理人 100068504

弁理士 小川 勝男 (外2名)

最終頁に続く

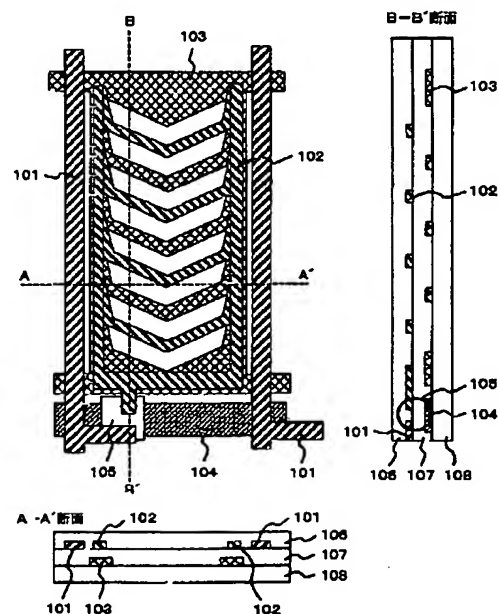
(54) 【発明の名称】 液晶表示装置

(57) 【要約】

【課題】フィッシュボーンIPSにおいて電極材料に透明導電膜を用いることにより、高精細、高画質、高開口率と云う最も要求されている項目を同時に達成した液晶表示装置の提供。

【解決手段】液晶表示装置において、画素電極および共通電極が共に透明導電膜によりくの字型に形成され、走査配線と信号配線により囲まれた画素の中で該画素の長手方向に画素を分割するようにくの字型画素電極と、くの字型共通電極が交互に配置され、かつ、同一画素内の画素電極は互いに画素の両端で、また、共通電極は互いに画素の両端でそれぞれ接続されている液晶表示装置。

図 1



【特許請求の範囲】

【請求項1】 少なくとも一方が透明な一对の基板と、その一对の基板に挟持された液晶層とを有し、前記基板の一方に複数の走査配線と、該走査配線にマトリクス状に形成された複数の信号配線、該複数の信号配線と前記複数の走査配線とのそれぞれの交点に対応して形成された複数の能動素子と、該能動素子に接続された複数の画素電極と、前記複数の走査配線のそれぞれの間に形成された共通配線と、該複数の共通配線に接続された複数の共通電極とを有し、前記画素電極と前記共通電極間に電圧を印加し、前記一对の基板に支配的に生じる平行な電界により前記液晶の配向を制御することにより表示を行う液晶表示装置において、

前記画素電極および前記共通電極が共に透明導電膜によりくの字型に形成され、前記走査配線と前記信号配線により囲まれた画素の中で該画素の長手方向に画素を分割するように前記くの字型画素電極と前記くの字型共通電極が交互に配置され、かつ、同一画素内の画素電極は互いに画素の両端で、また、共通電極は互いに画素の両端でそれぞれ接続されていることを特徴とする液晶表示装置。

【請求項2】 少なくとも一方が透明な一对の基板と、その一对の基板に挟持された液晶層とを有し、前記一对の基板の一方に、複数の走査配線と、これら走査配線にマトリクス状に形成された複数の信号配線、これら複数の信号配線と前記複数の走査配線とのそれぞれの交点に対応して形成された複数の能動素子と、それら能動素子に接続された複数の画素電極と、前記複数の走査配線のそれぞれの間に形成された共通配線と、前記複数の共通配線に接続された複数の共通電極とからなり、前記画素電極と前記共通電極間に電圧を印加し、前記一对の基板に支配的に生じる平行な電界により前記液晶の配向を制御して表示を行う液晶表示装置において、前記画素電極および前記共通電極が共に透明導電膜でY字型に形成され、前記走査配線と前記信号配線によって囲まれた画素の中で該画素の長手方向に画素を分割するように前記Y字型画素電極と前記Y字型共通電極が交互に配置され、かつ、同一画素内の画素電極は互いに画素の両端で、また、共通電極は互いに画素の両端でそれぞれ接続されていることを特徴とする液晶表示装置。

【請求項3】 前記Y字型画素電極および前記Y字型共通電極が絶縁膜を介して異なる層に形成され、前記Y字型画素電極および前記Y字型共通電極中心線が、隣合う電極間で、前記電極群が形成されている前記基板に垂直な方向で重畳している領域を有しない請求項2に記載の液晶表示装置。

【請求項4】 前記信号配線、前記走査配線、前記共通配線、前記共通電極および前記画素電極が液晶層とガラス基板との間に形成され、このうち前記共通電極が、他の前記電極群および配線群と少なくとも一層以上の絶縁

膜を介して異なる層に形成され、かつ、前記共通電極が、他の前記電極群および前記配線群の中で最も液晶層側に形成されている請求項1または2に記載の液晶表示装置。

【請求項5】 前記共通電極の一部が少なくとも一層以上の絶縁膜を介して信号配線の上に重畳して形成されている請求項4に記載の液晶表示装置。

【請求項6】 少なくとも前記共通電極と前記信号配線が重畳している領域では、前記共通電極と前記信号配線との間に、容量負荷を低減させるための低容量絶縁膜が介在している請求項5に記載の液晶表示装置。

【請求項7】 前記電極群および前記配線群が形成されている基板と対向する基板上に、前記走査配線延在方向に延在配置された遮光用ブラックマトリクスが形成され、かつ、前記信号配線延在方向には遮光用ブラックマトリクスが形成されていない請求項4、5または6に記載の液晶表示装置。

【請求項8】 前記共通電極の一部が少なくとも一層以上の絶縁膜を介して走査配線の上に重畳して形成されている請求項4に記載の液晶表示装置。

【請求項9】 少なくとも前記共通電極と前記走査配線が重畳している領域では、前記共通電極と前記走査配線との間に、容量負荷を低減させるための低容量絶縁膜が介在している請求項8に記載の液晶表示装置。

【請求項10】 前記共通電極の一部が少なくとも一層以上の絶縁膜を介して前記走査配線および前記信号配線の両配線上に同時に重畳して形成されている請求項4に記載の液晶表示装置。

【請求項11】 少なくとも前記共通電極と前記信号配線が重畳している領域、前記共通電極と前記走査配線が重畳している領域では、前記共通電極と前記信号配線との間に、また、前記共通電極と前記走査配線との間に、容量負荷を低減させるための低容量絶縁膜が介在している請求項10に記載の液晶表示装置。

【請求項12】 前記電極群および前記配線群が形成されている基板と対向する基板上に、遮光用ブラックマトリクスが形成されていない請求項8～11のいずれかに記載の液晶表示装置。

【請求項13】 前記共通電極が形成された層より最も離れた層に前記画素電極が形成されている請求項4～12のいずれかに記載の液晶表示装置。

【請求項14】 画素内に前記共通電極と前記画素電極の配置構造が、画素の対角線の交点を対称心として反転した状態で配置されている請求項1～13のいずれかに記載の液晶表示装置。

【請求項15】 前記共通電極と前記共通配線が異なる層に形成され、これら電極間に少なくとも一層以上の絶縁膜が介在し、該絶縁膜に形成されたコンタクトホールを通じて前記共通電極と前記共通配線が接続されている請求項1～14のいずれかに記載の液晶表示装置。

【請求項16】 前記電極群が形成されている前記基板側で、液晶を配向させるための配向制御膜の直下に、前記電極群を形成する工程で生じた段差を平坦化するための平坦化絶縁膜が配置されている請求項1～15のいずれかに記載の液晶表示装置。

【請求項17】 前記走査配線と前記信号配線に囲まれた一つの画素内に、少なくとも一つ以上前記能動素子が形成され、かつ、該能動素子が多結晶シリコンで形成されている請求項1～15のいずれかに記載の液晶表示装置。

【請求項18】 前記走査配線および前記信号配線、前記共通配線に信号を供給するための駆動ICが、FCA実装により、液晶表示装置を構成する前記基板上に直接実装されている請求項1～16のいずれかに記載の液晶表示装置。

【請求項19】 前記駆動ICと液晶表示装置を構成する前記基板との間に、応力歪を緩和するための応力緩衝材が、前記駆動ICおよび前記基板に接して配置されている請求項18に記載の液晶表示装置。

【請求項20】 前記駆動ICを形成する材料の熱膨張係数と前記基板の熱膨張係数がほぼ同じである請求項18に記載の液晶表示装置。

【請求項21】 前記駆動ICが紫外線硬化樹脂を用いて、加熱圧着せずに前記基板上に直接実装されている請求項18に記載の液晶表示装置。

【請求項22】 前記駆動ICと前記基板との間に、前記駆動ICにより発生した熱を基板に伝導させないための断熱材または熱吸収材が前記駆動ICに接して設けられている請求項18に記載の液晶表示装置。

【請求項23】 前記透明導電膜が酸化インジウムスズ(ITO)、酸化インジウムゲルマニウム(IGO)および酸化インジウム亜鉛(IZO)のうち少なくとも一種からなる請求項1～22のいずれかに記載の液晶表示装置。

【請求項24】 液晶表示装置の解像度が140ppi以上である請求項1～23のいずれかに記載の液晶表示装置。

【請求項25】 液晶表示装置を構成する前記基板の辺のうち、ラビング方向とほぼ直交する辺のどちらか一辺に液晶を注入するための封入口を少なくとも一つ以上有し、液晶注入後に封入口を塞ぐための封止材により封止されている請求項1～24のいずれかに記載の液晶表示装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明はアクティブマトリクス型の液晶表示装置に関する。

【0002】

【従来の技術】 液晶、表示素子は、例えば、ガラスなどの2枚の透明な絶縁基板を所定の間隔を設けて配置

し、その隙間に液晶を注入して構成されている。ガラス基板と液晶層の間には配向膜と呼ばれる高分子薄膜が配置され、液晶分子を配列させるために配向処理が施されている。

【0003】 また、液晶表示素子は、その駆動方法から単純マトリクス型とアクティブマトリクス型の大きく2つに分類される。この2つのうち、特に表示品位の点で、アクティブマトリクス型が注目されており、現在の液晶表示装置では、その代表格である薄膜トランジスタ(TFT: Thin Film Transistor)を用いた駆動が主流である。

【0004】 TFT駆動型液晶表示装置では、液晶表示素子を構成する一方のガラス基板上に、そのX方向に延在し、かつ、Y方向に並設される走査配線群と、この走査配線群と絶縁されてY方向に延在し、X方向に並設される信号配線群とが形成されており、これら走査配線群と信号配線群とで囲まれた各領域がそれぞれ画素領域となり、この画素領域に能動素子としてTFTが形成されている。走査配線に走査信号が供給されるとTFTはオン状態となり、TFTを介して信号配線からの映像信号が画素電極に供給される。これにより各画素は直接的に駆動される。なお、各走査配線、信号配線はそれぞれ基板の周辺部まで延在されて外部端子を構成し、それぞれを駆動するための駆動ICが基板の周辺に外付けされるようになっている。

【0005】 駆動ICの実装方法としては、主にTCP実装とFCA実装(またはCOG実装)がある。TCP実装では駆動ICを薄いポリイミド製のフレキシブルテープにテープオートメイトドボンディング法(TAB)を用いて実装されたテープキャリアパッケージ(TCP)を、異方性導電膜(ACF)により液晶表示素子に接続している。このような実装法では柔らかいフレキシブルテープの寸法安定性が悪いために結線の精度が出にくく、細密ピッチ化には非常に不適である。

【0006】 さらに、駆動ICに必要な液晶表示データや液晶用タイミング信号を形成し、各駆動ICへ伝達する周辺回路をプリント基板に配線してテープキャリアパッケージ(TCP)の周辺に配置し、テープキャリアパッケージ(TCP)と接続をとることによって液晶表示装置を構成している。そのために液晶表示装置の表示領域外(いわゆる額縁)の占める面積が大きくなってしまふ。なお、現在実用化されている技術では、TCP実装は約130ppiが限度であるとされている。

【0007】 一方、FCA実装ではTCP部品を使用せずに駆動ICを液晶表示素子の基板上に直接搭載する方法であり、細密なピッチにも対応できること、また、狭額縁にできることが特長である。

【0008】 現在FCA実装により駆動ICを液晶表示素子の基板上に直接結線する場合には、まず液晶表示素子の基板上で駆動ICを接着する部位にACF(異方性

導電膜)を塗布し、その後、液晶表示素子の電極パターンと駆動ICの電極パターンのアライメントを行う。そして、圧着ツールにより駆動IC側より押し当て、高温、高圧の条件で本圧着する。通常、本圧着時の温度は170℃程度である。

【0009】ここでACFは球状のポリマの表面が金で覆われており、さらにその上に絶縁膜がコーティングされている。圧着によって、この球状ポリマが押し潰され、駆動ICの電極と液晶表示素子の電極は金を介して導通する。他方、この球状ポリマの最表面は絶縁層でコーティングされているために、ポリマ同士が導通することはない。

【0010】このような液晶表示装置は軽量・薄型・低消費電力と云った特長を活かし、時計、電卓、携帯電話からノート型パソコンなど多くの製品に用いられている。また、CRTに代わりデスクトップ型パソコンモニターや、さらにはテレビへの用途も拡大している。こうした状況の中で、今後の液晶表示装置への要求は多々あるが、主に3つの項目が今後の液晶表示装置には特に重要である。即ち、高精細(高解像度)、高画質(広視野角、色再現性、高コントラスト比)、高開口率である。以下、これら3項目についてその必要性を説明する。

【0011】(1) 高精細(高解像度)
現在市場に供給されている液晶表示装置のほとんどは1インチ当たり80~100画素、即ち、80~100ppiの精細度である。ここでppiは精細度の単位であり、1インチ当たりの画素数を示す。一部、ノート型パソコン用の液晶表示装置では、15インチUXGA(1600×1200画素)の130ppiまで進み、またモニター向けでは19~20インチのUXGA(100ppi程度)が相次いで開発されている。

【0012】しかしながら、美術鑑賞用ディスプレイ、さらにはレントゲン写真を表示したり、術中に内視鏡での画像をモニターに表示したいと云う医療業界の要求や、特に印刷業界で要求されている写真画質並の表示を考えると、さらなる精細度が必要となってくる。但し、画質は画面と人間の視点との距離によって決まるために、必要とされる精細度は画面の大きさによって異なる。

【0013】例えば、人間が画面を見た場合に、一つの画素を認識できない精細度を写真画質とすると、15インチモニターではおおよそ140ppi以上必要とされている(フラットパネルディスプレイ2000、日経BP社)。また、近年IBMより200ppiと云う高精細液晶表示装置(20.8インチ)が試作されている。200ppiは人間の目が45cmの距離で物を見る場合の最高分解能に相当する。

【0014】(2) 高画質(広視野角、色再現性、高コントラスト比)
画質についても精細度同様、医療用や美術鑑賞用、さらにはインターネット商品閲覧を考えれば高画質化が必要

である。ここで云う高画質とは、高コントラスト比、色再現性、広視野角などである。現在、株式会社日立製作所で量産されているS-IPSでは、コントラスト比350:1、視野角170度(上下共にコントラスト比10:1以上)、またNTSC比で60%以上の高色純度を達成しており、静止画最高峰の画質と云われているが、少なくともこれと同等の画質が必要である。

【0015】(3) 高開口率

今後の高精細化が進めば、画素ピッチが狭くなっていく。例えば、140ppiでは画素ピッチはおおよそ200μmである。このような微小領域の中に、必要な配線や電極を配置すると、当然、光の透過できる領域は小さくなり、開口率が低下してくる。開口率の低下は、直接的に輝度の低下に関係する大きな問題である。

【0016】この開口率低下による輝度の低下をバックライトにより補償するには、消費電力が大きくなるを得ない。開口率の低下は消費電力にも大きく影響する因子である。やはり、輝度や消費電力を考えると、高開口率化が必要となる。

【0017】今後の液晶ディスプレイを考えれば、前記の3項目は非常に重要なものである。そこで、これらの項目に着目し、従来の液晶表示装置についてまとめた。表1には、各従来技術における各項目の達成度を示した。達成度の高いものを○、達成度の低いものあるいは達成できないものを×、また条件付で達成できるものを△として示した。以下に各技術についての詳細を述べるが、この表から現状では3項目を全て、かつ、同時に満足する技術はないことが分かる。

【0018】

【表1】

表 1

従来技術		高精細	高画質	高開口率
TN		○	×	○
IPS (メタル電極)	S-IPS	×	○	○
	IPS	○	○	×
	Fi-IPS	×	○	○
	IPS	○	○	×
2分割IPS		()	△	△

上記のようなTFT駆動型液晶表示装置の代表的なものにTN方式の液晶表示装置がある。TN方式液晶表示装置では、液晶層を挟む2枚の基板の内側に、画素のはば一面を覆うように電極が配置され、これら電極により基板に垂直な方向に電界を印加することによって、予め基板内で90度ねじれて配向している液晶分子を駆動し光をスイッチする。また、偏光板は、その液晶表示素子の上下基板の外面にクロスニコル配置し、かつ、ノーマリーオープンになるよう配置されている。即ち、電圧無印

加時に白表示となり、電圧印加時に黒表示となる。

【0019】このようなTN方式の液晶表示装置は主にノート型パソコンに用いられており、液晶表示素子とバックライトなどの照明光源や、その他の光学素子と共に一体化した液晶表示モジュールの外形寸法を小さくしたいと云う要求から、TCP部品を使用せず、駆動ICを液晶表示素子の一方の基板に直接搭載するFCA方式（またはCOG方式）が採用されている。FCA方式を採用している場合には、上述したように細密ピッチにも対応できることから液晶表示素子の高精細化にも対応可能である。また、画素領域をほぼ一面覆う画素電極およびその対向電極がITOなどの透明導電膜により形成されていることから高開口率をも達成できる。

【0020】しかしながら、TN方式液晶表示装置では、基板に垂直な方向の電界（縦電界）により、液晶分子を基板に垂直に立たせることによって画像を表示しているために、画面の見る角度によって画質が異なる、即ち、視野角が狭いと云う課題がある。また、電圧を印加することによって黒色を表示するためにその黒レベルが悪く、コントラスト比は200程度とそれほど高くない。

【0021】TN方式の視野角や色再現性の問題を解決するために、櫛歯電極を用いて、発生する電界が基板面にほぼ平行な成分を有するようにして、液晶分子を基板面にほぼ平行な面内で回転させ、液晶の複屈折性を利用して表示を行うIPS方式が、特公昭63-21907号、USP4,345,249号公報などにより開示されている。

【0022】この方式では液晶分子を面内で回転させることにより光をスイッチしているため、画面を見る角度によって階調、色調の反転が生じることがなく、従来のTN方式に比べ視野角が広い。また、電圧オフの状態では黒色を表示する、いわゆるノーマリークローズのために、TN方式に比べ黒レベルも良好であり、高コントラスト比を実現できる。

【0023】このようなIPS方式の液晶表示装置の代表的な構成を図19に示した。まずガラス基板8上に共通電極3と走査配線4を形成する。次にSiNなどの絶縁膜7を形成し、その絶縁膜上に信号配線1、画素電極2が形成される。なお、画素電極は能動素子TFT5を介して信号配線に接続されている。さらにSiNなどの絶縁膜6を形成し電極基板となる。

【0024】一方、対向ガラス基板9上には光を遮光するためのブラックマトリクス24、RGBカラーフィルタ23、それらを平坦化するためのオーバーコート膜22が形成されカラーフィルタ基板となる。これら電極基板およびカラーフィルタ基板上に液晶を配向させるための配向膜21を形成する。一般に配向膜にはポリイミドが用いられ、これらを例えばラビング（布でこする）などとして液晶分子を規定の方向に配向させる。

【0025】これら両基板を組み立て、その隙間に液晶20を注入し、さらに偏光板25をクロスニコルで、ノーマリークローズ（電圧無印加で黒表示）の条件となるよう貼合せることにより液晶表示素子を構成する。なお、電圧は画素電極2と共通電極3との間に印加され、これにより生じる基板にほぼ平行な電界26で液晶分子を面内で駆動し、光をスイッチする。

【0026】このような視角特性に優れたIPS方式は、従来のTN方式に変わる新しい液晶表示装置として期待され、今後の高精細および大画面液晶パネルや液晶テレビにとって重要な技術である。以下、IPS方式液晶表示装置の従来技術の詳細を述べる。

【0027】① S-IPS

従来のIPS方式では画面を斜め方向から見た場合に、その見る角度によって色調が青色に変化する方向と黄色に変化する方向があった。そこでこれらを改善し、さらなる広視野角化のための技術が特開平11-30784号公報などにより公開された。

【0028】実際、ここで提案されているくの字電極構造を有するIPS方式の液晶表示装置が「S-IPS」として製品化（株式会社日立製作所）されている。

【0029】S-IPSでは、画素の短軸方向（通常は走査配線方向）で画素を分割するように配置された櫛歯状電極が、くの字型に形成されることにより、一つの画素内に電圧印加時の液晶分子の回転方向が異なる2つのドメインを形成するため色変化が抑えられている。これによりS-IPSでは、コントラスト比350:1、視野角170度（上下ともコントラスト比10:1以上）、また、NTSC比で60%以上の高色純度を達成しており、静止画最高峰の画質と云われている。

【0030】しかしながら、S-IPSにおいて高精細化と高開口率化の両立は困難である。以下その理由を説明する。

【0031】S-IPSの高精細化を考えた場合、当然画素ピッチは小さくなる。その小さくなった画素の中に必要な電極および配線を、それらの間隔を狭めて配置しなければならない。しかし、S-IPSではこれら電極および配線がクロムなどの金属材料で形成されているために電極部では光が透過せず、精細度が上がるほど開口率が大きく低下していく。即ち、高精細化により画素ピッチが小さくなると、高開口率を達成できない。

【0032】また、高精細化した時に、開口率を優先して画素内の電極本数を減らすなど、例えば1つの画素内に3本あった画素電極を1本にするなど（後述する2分割IPSに相当）した場合には、液晶表示装置の駆動電圧に大きく影響する電極間隔が精細度によって決まり、生産効率に大きく影響する。詳細については後述する。

【0033】一方、画素ピッチを小さくする（櫛歯電極間隔を狭める）ことによる開口率の低下を抑制するために、S-IPSにおいて電極材料としてITOなどのよ

うな透明導電膜を用いることが、特開平9-61842号公報に提案されている。他にも同様の提案はあるが、これらは全て画素の短軸方向（通常は走査配線方向）で画素を分割するように配置された櫛歯状電極への適用に限定されている。これらの提案については、確かに高精細化に伴う画素ピッチ縮小による開口率の低下を抑制することは可能である。しかし、本発明者の検討により、高精細化と同時に副作用の生じることが分かった。

【0034】通常透明導電材として使用されているITOなどは、金属電極に比べ非常に加工精度が悪い。高精細化により電極間隔が非常に狭くなると、この加工精度が電極間隔のばらつきに大きく反映されることになる。即ち、電極間隔が狭くなればなるほど加工精度の悪い透明導電膜では電極間隔のばらつきが大きくなり、このことは輝度ムラを生じる原因となる。これらのことから分かるように、現在のS-IPSにおいては、高精細化と高開口率化はトレードオフの関係にあり、これらを同時に達成することは困難である。

【0035】また、駆動ICの実装方式から高精細化を考えた場合、次のことが指摘できる。上述したように、高精細液晶表示装置の場合、駆動ICの実装にはTCP実装よりもFCA実装が適している。しかしながら、現在のS-IPSにFCA実装を適用すると、液晶表示素子の周辺で輝度ムラを生じることが分かっている。これは、現在のS-IPSでは駆動電圧がTNに比べほぼ2倍程度高いために高出力の駆動ICを必要とするからである。

【0036】高出力の駆動ICではICそのものからの発熱が大きく、この熱が直接結線されたガラス基板に伝わり、例えば、液晶がT_{ni}点（液晶相・等方相転移温度）を超えるなどして輝度ムラを生じる。従って、現在では発熱部の駆動ICを液晶表示素子から隔離すると云う思想の基にTCP実装を採用している。現状のS-IPSでは実装方法にも課題があり、高精細化が困難な状況にある。

【0037】②フィッシュボーンIPS (FB-IPS)

S-IPSとは異なる電極構造により色変化を低減し、画質を向上させる手段が特開平11-202323号公報やIDRC '97L9-L12で提案されている。

【0038】ここで示された電極構造を有する液晶表示装置がフィッシュボーンIPS (FB-IPS) である。フィッシュボーンIPSでは画素電極とその対向である共通電極をくの字形状とし、各くの字電極を画素の長軸方向（通常は信号配線の延在方向）で分割するように魚骨状に配置した構造である。

【0039】このような構造においても、S-IPSと同様に、電圧を印加した場合に一つの画素内に液晶分子の回転方向が異なる2つのドメインを有するため、視野角や斜め方向視野からの色付きなど視角特性が非常に良

好であり高画質を達成できる。

【0040】また、S-IPSにない利点もある。それはS-IPSと異なりフィッシュボーンIPSでは、画素の長軸方向に沿って画素を分割していることによる。これによりS-IPSに比べ電極間隔を選択する裕度が広がる。例えば、精細度に関わらず液晶材料を同一にし、電極間隔を調整することによって任意の駆動電圧に設定するためには、この裕度が大きく効いてくる。

【0041】液晶材料は、液晶表示装置の表示特性（例えば駆動電圧、保持率など）を大きく左右するため、生産効率から考えれば液晶表示装置の精細度に係らず同一の液晶材料を使用したい。このような場合に電極間隔の設計に裕度があるフィッシュボーンIPSが適している。さらにフィッシュボーンIPSでは、製造工程で生じた電極間隔のばらつきに対して非常に鈍感である。即ち、電極間隔のばらつきによる輝度ムラが見え難い。これは次の理由による。

【0042】フィッシュボーンIPSでは、一つの画素内にさまざまな電極間隔を有する構造となっている。このような構造では、上記の電極間隔を狭くしたときに生じる電極間隔ばらつきによる輝度ムラは見え難い。構造的に複数の電極間隔を一つの画素内に有することは、ある電圧に対して様々な輝度を一つの画素内に有することを意味する。このために、製造工程で発生した電極間隔のばらつきによる輝度変化が、一つの画素内に有する輝度変化の中に含まれてしまうからである。

【0043】しかし、上記公知例（特開平11-202323号公報およびIDRC '97L9-L12）におけるフィッシュボーンIPSでは電極材料の記載もなく、また開口率、輝度ムラなどに関する記載もないが、画素電極および共通電極が金属材料であれば、S-IPS同様に、高精細化に伴う電極の狭間隔化により、開口率は大きく低下すると云う課題が生じる。即ち、フィッシュボーンIPSにおいても、S-TFTと同様に高精細化と高開口率はトレードオフの関係にあり、同時に達成することはできない。

【0044】③ 2分割IPS

また、従来IPSの構造において、一つの画素を金属櫛歯電極により2分割することによって200ppiと云う高精細化を実現した液晶表示装置（20.8インチ）が試作（IBM社）された。しかし、このような2分割IPSでは、どの精細度においても常に画素が2分割されているために、ある特定の精細度においてのみ高画質、高開口率を達成できる。駆動電圧に大きく影響する電極間隔は精細度に大きく依存する。即ち、2分割IPSでは精細度の低いものほど電極間隔が広がるために駆動電圧は上昇していく。

【0045】これを解決するためには、液晶材料の誘電率異方性を大きくする手段も考えられるがこれにも限度があり、また、誘電率異方性を大きくすることによる副

作用(例えば不純物イオンを持ち込み易いなど)を生じる。また、精細度により、それぞれに応じた液晶材料を用意することは、生産効率を大きく低下させることにつながる。

【0046】

【発明が解決しようとする課題】前記の従来技術では、今後の液晶表示装置に要求される高精細化、高画質化、高開口率化と云う3項目を全て、かつ、同時に達成できるものはない(表1)。従って、本発明の目的はまず上記3項目を全て、かつ、同時に達成できる液晶表示装置を提供することにある。また、画質に大きく影響する残像現象を低減することにより更なる高画質化を達成し、生産効率を向上させることも重要な課題である。

【0047】

【課題を解決するための手段】本発明は、上記課題を解決し、高精細化、高画質化、高開口率化と云う3項目を全て、かつ、同時に達成できる液晶表示装置の提供にある。

【0048】〔1〕 少なくとも一方が透明な一对の基板と、その一对の基板に挟持された液晶層とを有し、前記基板の一方に複数の走査配線と、該走査配線にマトリクス状に形成された複数の信号配線、該複数の信号配線と前記複数の走査配線とのそれぞれに対応して形成された複数の能動素子と、該能動素子に接続された複数の画素電極と、前記複数の走査配線のそれぞれの間に形成された共通配線と、該複数の共通配線に接続された複数の共通電極とを有し、前記画素電極と前記共通電極間に電圧を印加し、前記一对の基板に支配的に生じる平行な電界により前記液晶の配向を制御することにより表示を行う液晶表示装置において、前記画素電極および前記共通電極が共に透明導電膜によりくの字型に形成され、前記走査配線と前記信号配線により囲まれた画素の中で該画素の長手方向に画素を分割するように前記くの字型画素電極と前記くの字型共通電極が交互に配置され、かつ、同一画素内の画素電極は互いに画素の両端で、また、共通電極は互いに画素の両端でそれぞれ接続されていることを特徴とする液晶表示装置にある。

【0049】〔2〕 少なくとも一方が透明な一对の基板と、その一对の基板に挟持された液晶層とを有し、前記一对の基板の一方に、複数の走査配線と、これら走査配線にマトリクス状に形成された複数の信号配線、これら複数の信号配線と前記複数の走査配線とのそれぞれに対応して形成された複数の能動素子と、それら能動素子に接続された複数の画素電極と、前記複数の走査配線のそれぞれの間に形成された共通配線と、前記複数の共通配線に接続された複数の共通電極とからなり、前記画素電極と前記共通電極間に電圧を印加し、前記一对の基板に支配的に生じる平行な電界により前記液晶の配向を制御して表示を行う液晶表示装置において、前記画素電極および前記共通電極が共に透明導電膜でY字型に

形成され、前記走査配線と前記信号配線によって囲まれた画素の中で該画素の長手方向に画素を分割するように前記Y字型画素電極と前記Y字型共通電極が交互に配置され、かつ、同一画素内の画素電極は互いに画素の両端で、また、共通電極は互いに画素の両端でそれぞれ接続されていることを特徴とする液晶表示装置にある。

【0050】〔3〕 前記Y字型画素電極および前記Y字型共通電極が絶縁膜を介して異なる層に形成され、前記Y字型画素電極および前記Y字型共通電極中心線が、隣合う電極間で、前記電極群が形成されている前記基板に垂直な方向で重畳している領域を有しない前記〔2〕の液晶表示装置にある。

【0051】〔4〕 前記信号配線、前記走査配線、前記共通配線、前記共通電極および前記画素電極が液晶層とガラス基板との間に形成され、このうち前記共通電極が、他の前記電極群および配線群と少なくとも一層以上の絶縁膜を介して異なる層に形成され、かつ、前記共通電極が、他の前記電極群および前記配線群の中で最も液晶層側に形成されている〔1〕または〔2〕に記載の液晶表示装置にある。

【0052】前記共通電極の一部が少なくとも一層以上の絶縁膜を介して信号配線の上に重畳して形成されていてもよい。

【0053】また、少なくとも前記共通電極と前記信号配線が重畳している領域では、前記共通電極と前記信号配線との間に、容量負荷を低減させるための低容量絶縁膜が介在していてもよい。

【0054】〔5〕 前記電極群および前記配線群が形成されている基板と対向する基板上に、前記走査配線延在方向に延在配置された遮光用ブラックマトリクスが形成され、かつ、前記信号配線延在方向には遮光用ブラックマトリクスが形成されていない前記の液晶表示装置にある。

【0055】〔6〕 前記共通電極の一部が少なくとも一層以上の絶縁膜を介して走査配線の上に重畳して形成されている〔4〕に記載の液晶表示装置にある。

【0056】〔7〕 少なくとも前記共通電極と前記走査配線が重畳している領域では、前記共通電極と前記走査配線との間に、容量負荷を低減させるための低容量絶縁膜が介在している〔4〕に記載の液晶表示装置にある。

【0057】また、前記共通電極の一部が少なくとも一層以上の絶縁膜を介して前記走査配線および前記信号配線の両配線の上に同時に重畳して形成されていてもよい。

【0058】〔8〕 少なくとも前記共通電極と前記信号配線が重畳している領域、前記共通電極と前記走査配線が重畳している領域では、前記共通電極と前記信号配線との間に、また、前記共通電極と前記走査配線との間に、容量負荷を低減させるための低容量絶縁膜が介在している前記〔7〕に記載の液晶表示装置にある。

【0059】〔9〕 前記電極群および前記配線群が形成されている基板と対向する基板上に、遮光用ブラックマトリクスが形成されていない〔8〕に記載の液晶表示装置にある。

【0060】〔10〕 前記共通電極が形成された層より最も離れた層に前記画素電極が形成されている前記の液晶表示装置にある。

【0061】〔11〕 画素内に前記共通電極と前記画素電極の配置構造が、画素の対角線の交点を対称心として反転した状態で配置されている前記の液晶表示装置にある。

【0062】〔12〕 前記共通電極と前記共通配線が異なる層に形成され、これら電極間に少なくとも一層以上の絶縁膜が介在し、該絶縁膜に形成されたコンタクトホールを通じて前記共通電極と前記共通配線が接続されている前記の液晶表示装置にある。

【0063】〔13〕 前記電極群が形成されている前記基板側で、液晶を配向させるための配向制御膜の直下に、前記電極群を形成する工程で生じた段差を平坦化するための平坦化絶縁膜が配置されている前記の液晶表示装置にある。

【0064】〔14〕 前記走査配線と前記信号配線に囲まれた一つの画素内に、少なくとも一つ以上前記能動素子が形成され、かつ、該能動素子が多結晶シリコンで形成されている前記の液晶表示装置にある。

【0065】〔15〕 前記走査配線および前記信号配線、前記共通配線に信号を供給するための駆動ICが、FCA実装により、液晶表示装置を構成する前記基板上に直接実装されている前記の液晶表示装置にある。

【0066】前記駆動ICと液晶表示装置を構成する前記基板との間に、応力歪を緩和するための応力緩衝材が、前記駆動ICおよび前記基板に接して配置されていてもよい。

【0067】また、前記駆動ICを形成する材料の熱膨張係数と前記基板の熱膨張係数がほぼ同じであることが好ましい。

【0068】また、前記駆動ICが紫外線硬化樹脂を用いて、加熱圧着せずに前記基板上に直接実装されていることが好ましい。

【0069】さらにまた、前記駆動ICと前記基板との間に、前記駆動ICにより発生した熱を基板に伝導させないための断熱材または熱吸収材が前記駆動ICに接して設けてもよい。

【0070】〔16〕 前記透明導電膜が酸化インジウムスズ(ITO)、酸化インジウムゲルマニウム(IGO)および酸化インジウム亜鉛(IZO)のうち少なくとも一種からなる前記の液晶表示装置にある。

【0071】〔17〕 液晶表示装置の解像度が140ppi以上である前記の液晶表示装置にある。

【0072】〔18〕 液晶表示装置を構成する前記基

板の辺のうち、ラビング方向とほぼ直交する辺のどちらか一辺に液晶を注入するための封入口を少なくとも一つ以上有し、液晶注入後に封入口を塞ぐための封止材により封止されている前記の液晶表示装置にある。

【0073】

【発明の実施の形態】フィッシュボーンIPSの電極構造と、その電極として透明導電材を用いることで、今後の液晶表示装置に求められる高精細化、高画質化および高開口率化の全てを、同時に達成することができる。これは、フィッシュボーンIPSの電極材料として透明導電材を用いることにより、高精細化と高開口率化と云う相反する関係を解消したものである。

【0074】図1に透明電極を用いたフィッシュボーンIPSの構成の代表的な模式平面図およびその断面図を示した。

【0075】フィッシュボーンIPS構造では「くの字型」の画素電極102と「くの字型」の共通電極103が、信号配線101と走査配線104で囲まれた画素の中で、その画素の長手方向(図1では信号配線101の方向)に分割されるように交互に配置される。そして、画素内の各くの字型画素電極102は画素の両端で接続され、薄膜トランジスタ(TFT)105などの能動素子を介して信号配線に接続されている。また、同様に画素内の各くの字型共通電極は画素の両端で接続され、共通配線と一体化している。即ち、画素の両端では結果的に共通電極103と画素電極102が絶縁膜107を介して重畳した構成となっている。

【0076】図1では共通配線の上に画素電極を重畳した構成となっている。電圧はこの画素電極102と共通電極103との間に印加され、ここで発生する電界により液晶を駆動する。

【0077】電界によって駆動する液晶分子は、各電極構造がくの字型であるために、液晶分子が時計周りに回転する領域と、反時計周りに回転する領域が存在する。なお、液晶材料として、ポジ型液晶(誘電率異方向性が正の液晶)を用いる場合にはラビング方向は走査配線104に平行な方向であり、ネガ型液晶(誘電率異方向性が負の液晶)を用いる場合にはラビング方向は信号配線101に平行な方向である。

【0078】一つの画素内に液晶分子の駆動方向が異なる2つの領域が存在することにより、液晶表示装置を斜め方向から見た場合の色付きを低減すると共に、広視野角をも達成でき、液晶表示装置として高い画質を得ることができる。

【0079】さらに別の利点もある。高精細化のために画素ピッチを小さくし、それに応じて電極間隔を狭めて行くと、従来のIPS方式の液晶表示装置では表示領域内で、電極間隔のばらつきによる輝度ムラを生じる。特に、クロムなどの金属電極に比べ加工精度が良くない透明導電膜ITOなどでは、電極間隔を狭めるほど電極間

隔のばらつきは大きくなり、輝度ムラを生じ易い。

【0080】しかしながらフィッシュボーン構造においては、図1からも分かるように一つの画素の中に連続した様々な電極間隔が含まれているために、狭電極間隔化によって生じる輝度ムラの課題を解消できる。このことは前記従来技術でも述べた通りである。

【0081】これにより、フィッシュボーンIPSでは透明導電膜との有効な組合せが可能となり、高精細化と高開口率のトレードオフを解決できる。従って、液晶表示装置に求められる高精細化、高開口率化、高画質化と云う要求を全て、同時に達成することは、画素電極および共通電極に透明導電膜を用いたフィッシュボーンIPSによって初めて可能となった。なお、ここで透明導電材としては酸化インジウムスズ(ITO)や酸化インジウム亜鉛(IZO)、酸化インジウムゲルマニウム(IGO)などが挙げられる。

【0082】また、このフィッシュボーンIPS構造では、電極間隔の設計に裕度があると言う利点がある。従来のSTFTなどでは、櫛歯電極によって画素を短軸方向(通常は走査配線方向)で分割していたのに対し、フィッシュボーン構造では画素を長手方向(通常は信号配線方向)で分割するためである。このことは液晶表示装置にとって非常に大きな利点である。

【0083】これについて説明する。液晶表示装置の表示特性は液晶材料に大きく依存することが分かっている。例えば、駆動電圧は液晶の誘電率異方性($\Delta\epsilon$)などに大きく依存する。このような液晶表示装置において表示特性を安定化するためには、液晶表示装置の精細度に係らず、同一の液晶材料を使用することが望まれる。上記のように、このフィッシュボーン構造においては電極間隔設計の裕度があるために、液晶材料に合わせて電極間隔を設定でき、同一の液晶材料を使用することが可能である。このことは生産性向上に大きく貢献する。さらに、透明導電膜を採用することにより、電極間隔を狭めることが可能となり、駆動電圧の低減、即ち、低消費電力化に大きく寄与する。

【0084】次に、さらなる電極構造の工夫によって、フィッシュボーンIPSの開口率を上げるための手段を検討した。以下、その具体的電極構造を示し、それぞれについて詳細に説明する。

【0085】(1) 最上層共通電極構造

図2は本電極構造の説明図で、図1に示したフィッシュボーンIPS構造と比較して、共通電極203が絶縁膜206を介し画素電極202の上層に形成された構造である。電極基板側で共通電極203がその他電極および配線も含めた電極群の中で最も上層(最も液晶層に近い層)に形成されていると云う意味で「最上層共通電極」構造と云う。なお、画素電極と共通電極は透明電極であり、共通電極は共通配線と一体化している。

【0086】このような電極構造では、液晶分子の電圧

無印加時の初期配向方向(ラビング方向)と、表示領域以外に発生するノイズ電界(共通電極と信号配線間に生じる電界、または共通電極と走査配線間に生じる電界)の方向を利用して、信号配線方向の遮光用ブラックマトリクス、もしくは走査配線方向の遮光用ブラックマトリクスのどちらか一方を不要とすることができる。

【0087】従来、このような遮光用ブラックマトリクスは、電極基板の対向基板であるカラーフィルタ側に形成され、液晶表示装置の製造工程において、これら基板の重ね合わせのずれは、液晶表示装置としての開口率が低下する一つの要因となっていた。従って、遮光用ブラックマトリクスが不要になると云うことは、重ね合わせの裕度を生じ、重ね合わせずれによる開口率の低下の抑制につながる。その結果、液晶表示装置としての開口率を向上することができる。以下、本電極構造において遮光用ブラックマトリクスが不要になる理由を述べる。

【0088】図2に示した構造から分かるように、信号配線201と共通電極203の間に印加される電界の方向は走査配線204に平行な方向となり、さらに走査配線204と共通電極203の間に印加される電界の方向は信号配線201と平行な方向となる。なお、偏光板はクロスニコル配置であり、ノーマリークローズモード(電圧無印加時に黒表示)である。

【0089】この時、液晶材料として、ボジ型液晶(液晶分子の誘電率異方性が正($\Delta\epsilon > 0$))を用いた場合には、ラビング方向(電圧無印加状態での液晶分子初期配向方向に一致)は信号配線に垂直(走査配線に平行)方向であり、信号配線と最上層共通電極間に生じる電界方向と一致する。このため、その領域での液晶分子は初期状態から動くことが無く、黒表示となる。従って、信号配線近傍で光の漏れが無く自己遮光効果を有し、信号配線方向の遮光用ブラックマトリクスを不要とすることができる。

【0090】一方、ネガ型液晶を用いた場合には、ラビング方向(電圧無印加状態での液晶分子初期配向方向に一致)は信号配線に平行(走査配線に垂直)方向であり、これは共通電極と走査配線間に生じる電界方向に一致する。このため、その領域での液晶分子は初期状態から動くことが無く、黒表示となる。従って、走査配線近傍で光の漏れが無く自己遮光効果を有し、走査配線方向の遮光用ブラックマトリクスを不要とすることができる。

【0091】特に、信号配線に比べ走査配線は、表示むらを引起こすTFTスイッチの遅延に大きく影響するために、できる限りの低抵抗化が求められている。これに対して、走査配線材料としてアルミなどの低比抵抗の材料を用いることはもちろん、配線幅を広くすることにより低抵抗化を達成している。

【0092】従って、本電極構造においては、ネガ型液晶を用い、この幅広い走査配線方向のブラックマトリク

スを不要とできることは、ポジ型液晶を用いて信号配線方向のブラックマトリクスを不要とするよりも開口率の向上に大きく貢献する。

【0093】また、ポジ型液晶とネガ型液晶では、画素領域内で生じる電界方向による挙動が異なることから、次のような特徴を生じる。

【0094】即ち、ポジ型液晶を用いた場合よりもネガ型液晶を用いた場合の方が最終的な透過率が高い。特に、高精細化に伴い、電圧を印加するための電極間隔が狭くなり、電極材料としてITOなどの透明電極を用いた場合には、その差は大きい。以下、この点について説明する。

【0095】本電極構造のように同一基板面に2種の異なる電極(画素電極と共通電極)が形成され、これら電極間に電圧が印加された場合には、基本的に基板面に平行な横電界を生じる。しかし、特に電極近傍では液晶層に印加される電界は均一な横電界とはならず、同時に縦電界成分も生じる。この縦電界成分は電極間隔が狭まくなるほどその割合も大きくなる。

【0096】ポジ型液晶では、この縦電界成分により基板面に対して液晶分子が立ち上がってしまう。この液晶分子の立ち上がりにより、液晶層としての実効的な屈折率異方性 Δn が変化し、 Δn の最適値からのずれにより透過率は低下する。

【0097】一方、ネガ型液晶においては、誘電率異方性が負であるために電界の縦成分には影響されず、液晶分子が立ち上がることがない。従って、実効的な屈折率異方性 Δn が変化し難く、最大透過率も下がることはない。高精細化などで開口率が低下した場合はもちろん、透過率の向上にはポジ型液晶に比べネガ型液晶の方が有効である。

【0098】さらにポジ型液晶では、この縦電界成分による液晶分子立ち上がり方向が2方向ある。電極の両端で立ち上がる方向が異なり、電極中央部がその境界となる。このような場合には、その境界において光が透過しない領域を形成するために、結果として最大透過率はネガ型液晶を用いた場合に比べ低くなる。

【0099】ネガ型液晶の場合には、縦電界成分に応じて液晶分子が基板面に対して立ち上がることが無く、基板面に平行な面内でのみ回転することから、ポジ型液晶のような境界線を生じることがない。なお、このような境界を生じる領域は、主に歯状電極の中央部で生じ、本発明のように電極材料としてITOなどの透明電極を用いる場合には、透過率を低下させる大きな問題となる。また、電極間隔を狭めるほど縦電界成分の割合が大きくなり、この境界部での透過率低減は大きな課題となってくる。

【0100】また図2では共通電極は共通配線と一体化している。しかし、配線抵抗の問題等で、共通配線も透明電極にすることが困難な場合には、図3で示すよう

に、最上層に形成された画素内の透明共通電極303はスルーホール(コンタクトホール)309を介して、異層に形成された金属共通配線310に接続されていてもよい。配線に用いる金属材料としては抵抗が低ければ特に制約はなく、クロム、アルミニウム、銅などでもよい。

【0101】さらに、図3の構造では、共通配線310と走査配線304は同層に形成されるため、図から連想されるように共通配線310は隣りの画素の走査配線304と近接しているために短絡する可能性がある。

【0102】これを回避するために一般にはこれら共通配線310と隣の画素の走査配線304の間隔を広げて設計する。しかし、これは光の通らない領域を広げることになり、開口率の低下につながる。そこで、図4のような電極構造も考えられる。

【0103】共通電極410を画素の中心部に配置し、かつ、くの字電極は画素中心を対称点として反転させた配置となっている。このような構造では図3の構造のように無駄な共通配線と走査配線の間を広げる必要もなく、光の透過しない領域を最小限に抑えることができ、走査配線方向のブラックマトリクス幅を狭くできるため、結果として開口率を向上できる。

【0104】また、中心部の共通電極部が広いためにスルーホールの精度もそれほど要求されず生産性も高い。さらに共通配線に対して、くの字電極が対称に配置されていることから、結果として一つの画素内に液晶駆動方向の異なる領域が4つ存在することになる。これは視野角の拡大、斜め方向からの色付きを低減できると云う優れた効果を生む。なお、このような電極構造は図4の構造に限られる訳けでなく、以下に述べる電極構造にも適用できる。

【0105】最上層共通電極構造により図1の電極構造に比べ高開口率化を達成でき、さらに電極の配置工夫により画質の向上をも図ることができる。

【0106】(2) 共通電極が信号配線に重畳した電極構造

本電極構造においては図5で説明する。本電極構造は図2~4に示した電極構造と比較して、最上層に形成された共通電極を走査配線と平行な方向に引き伸ばし、その端部を信号配線に重畳した構造になっている。なお、信号配線と共通電極の重畳によって形成される負荷容量をできるだけ低減するために、これら電極間には誘電率の低い絶縁膜511、例えば有機絶縁膜などが介在している。なお、前記(1)と同様に共通電極および画素電極は透明導電材で形成され、共通電極はスルーホールを介して金属で形成された共通配線に接続されていてもよい。

【0107】このような電極構造においては、信号配線501と共通電極503が重畳している領域では、電界がほとんど印加されず液晶分子は動かない。即ち、この

領域では自己遮光効果により光が漏れることは無い。従って、対向基板に形成されるカラーフィルタにも信号配線方向の遮光用ブラックマトリクスが不要となり、その基板合わせずれによる開口率の低下を抑制できる。

【0108】さらに、このような電極構造では、前記(1)で示した電極構造に比べ、共通電極が走査配線延在方向に平行な方向で広がっているために開口率が向上する。これら2つの効果により開口率の向上が望める。

【0109】(3) 共通電極が走査配線に重畳した電極構造

図6は本電極構造の模式図である。本電極構造は図2～4に示した電極構造と比較して、最上層に形成された共通電極を信号配線と平行な方向に引き伸ばし、その端部を走査配線に重畳した構造になっている。なお、走査配線と共通電極の重畳によって形成される負荷容量をできるだけ低減するために、これらの電極間には誘電率の低い絶縁膜が介在している。なお、前記(1)と同様に共通電極および画素電極は透明導電材で形成され、共通電極はスルーホールを介して金属で形成された共通配線に接続されている。

【0110】この構造においても開口率の向上が期待できる。即ち、前記(2)における信号配線が走査配線に置き換わった点を考えれば、カラーフィルタにおいて走査配線方向のブラックマトリクスは不要である。また、前記(1)で説明した理由において、信号配線方向のブラックマトリクスも不要となる。これら2つのブラックマトリクスが不要となることから、基板合わせずれにより生じる開口率の低下を大幅に抑えることができる。

【0111】(4) 共通電極が走査配線および信号配線の両方に重畳した電極構造

本電極構造においては図7で説明する。本電極構造は図2～4に示した電極構造と比較して、最上層の共通電極を走査配線方向および信号配線方向の双方向に引き伸ばし、共通電極を走査配線と信号配線の両方に重畳した構造である。

【0112】この電極構造によれば、電極が重畳している領域で自己遮光効果を有すること、そして、カラーフィルタにおいて走査配線方向および信号配線方向の遮光用ブラックマトリクスが不要であることから、前記(2)、(3)の構造よりも高開口率を望める。

【0113】なお、前記(1)と同様に共通電極および画素電極は透明導電材で形成され、共通電極はスルーホールを介して金属で形成された共通配線に接続されている。

【0114】上記ではフィッシュボーン構造として画素電極および共通電極をくの字型とした。しかし、くの字電極の屈曲部付近は、電界印加時に液晶分子が回転する方向が異なる領域の境界になっている。そのために、いわゆるリバースドメインを生じ、そのような領域では暗

くなる。このようなドメインを無くし、できるだけその境界領域において安定的に光を透過させるために、各共通電極および画素電極をY字構造にしてもよい。図8に示したように、画素電極802、共通電極803共に透明導電膜で形成されたY字構造である。各電極がY字構造であるために、画素内では図18に示したような電界22の発生により、リバースドメインを生じ難い。なお、このY字型電極構造は上記で説明した前記(1)～(4)の全ての構造に適用できる。適用した電極構造を図9～11に示した。

【0115】なお、上記の前記(1)～(4)で説明した図2～11の電極構造では、信号配線と画素電極を同一層で形成した場合として示しているが、信号配線と画素電極は絶縁膜を介して異層に形成されていてもよい。同層に形成されている場合に、画素電極と信号配線が短絡する可能性がある。従ってこのことを考えれば、例えば図14に示したように信号配線と画素電極は、異層に形成する方が生産効率を向上することができる。

【0116】また、画質の向上を追及する上では残像・画像焼付き現象の解決も重要な課題である。ここで云う残像・画像焼付き現象とは、一つの画像を長時間表示させた後に別の画像を表示した時、それまで表示されていた前の画像が同時に表示される現象である。

【0117】なお、フィッシュボーンIPSのように同一基板面に形成された異なる電極間に電圧を印加することによって基板面にほぼ平行な電界を生じ、これにより液晶分子を基板にほぼ平行な面内で駆動させることによって光をスイッチするIPS方式の液晶表示装置では、従来のTN方式で見られた電荷の残留により発生する残像と、これら残留電荷に依存しない残像があることは分かっている。

【0118】この蓄積電界に依存しない残像・画像焼付き現象はIPS方式特有の現象であり、特開平10-319406号公報に示されているように、電界印加によって液晶分子の面内捻れ変形で発生する回転トルクにより、液晶分子の初期配向方向を規制している配向膜表面が、塑性変形することによって生じるものと考えられている。

【0119】残留電荷により発生する残像現象については、液晶表示素子を多層誘電体と考え、図17に示すように、共通電極3と画素電極2の間の電界が通る経路から、抵抗Rと容量CからなるCR等価回路モデルを考えると、系全体の緩和時定数 τ ($\propto C \times R$)を小さくし、液晶表示素子内に蓄積した電荷を抜け易くすることにより解決できる。

【0120】その具体的手段としては、電圧が印加される画素電極と共通電極の間に誘電体、即ち、絶縁膜をできるだけ多く介在させることである。例えば、本発明で提案した最上層に共通電極を配置したフィッシュボーンIPSでは、図14(a)に示したように、画素電極2

は最下層にあることが望ましい。この構造では共通電極3と画素電極2の間に配向膜、液晶、配向膜、絶縁膜3層の計6層の誘電体が介在していることになる。

【0121】もう一つの残留電荷に依存しない残像現象については、配向膜の弾性率を大きくし、塑性変形を抑制することにより解決する手段が特開平10-319406号公報に示されている。

【0122】一方、本発明者の検討から、この配向膜表面の塑性変形による残像は、①液晶に極度に大きな電界が印加された領域で生じていること、②ラビング効率の低い(ラビング布毛が当り難い)領域で生じていることが分かった。

【0123】そこでまず①に基づきフィッシュボーンIPSでの電極構造を考えると、特に、Y字型電極を有する構造では、画素内に交互に配置されたY字型の画素電極および共通電極の中心部位が、図12(b)に示すように、隣合う電極で重畳して形成されている場合、これら電極の間隔は実質的にそれらの間に介在する絶縁膜6の厚みに等しい。このような領域では電界集中を生じ、画素内の他領域に比べ極度に大きな電界を発生する。これにより配向膜表面の塑性変形による残像を生じる結果となる。

【0124】また②についても、これら電極の重畳している部位では大きな電極段差を生じる。このような段差の大きな領域ではラビング効率が低くなり残像を生じる結果となる。そこで、本発明ではフィッシュボーンIPSの特長を損なわず、残像現象を抑制するために、図12(a)に示すように隣合うY字電極の中心線が重畳しない構造とした。

【0125】さらに、②については図13に示すように、最上層に形成された共通電極3の上に、画素内の電極などによる段差を低減するための平坦化絶縁膜12を塗布し、ラビングの効率を向上させることでも残像を抑制できる。

【0126】また、この平坦化絶縁膜を塗布する効果は、前記のCR等価回路モデルで考えると、緩和時間 τ を小さくすることに相当し、残留電荷により発生する残像現象の抑制についても効果的である。

【0127】次に、液晶表示装置の高精細化について再度考える。液晶表示装置の高精細化は画素が小さくなり、それに伴う画素内の電極構成による課題だけを考えていても解決しない。高精細化により、各画素に信号を供給する手段についても考える必要がある。

【0128】現在、一般にアクティブマトリクス型液晶表示装置はアモルファスSi-TFTを用いたものが代表的である。この場合、それらを駆動させるための駆動ICを液晶表示素子の周辺に配置、接続しなければならない。現状ではこの駆動ICの実装には主に2つの方式、TCP実装とFCA実装がある。

【0129】TCP実装においては、現状ではおよそ1

30ppi程度までが限度とされており、さらなる高精細化(例えば15インチモニタで写真画質並の表示をするためには、およそ140ppi程度が必要とされている)にはFCA実装が有効である。

【0130】一方、アモルファスSi-TFTを用いずに多結晶Si-TFTを用いたアクティブマトリクス型液晶表示装置がある。多結晶Si-TFTを用いることにより、駆動回路そのものを画素の中に組み込むことが可能となる。駆動回路を一体化できることにより、例えば200ppiと云った高精細も可能となる。また、従来の駆動回路の実装技術における制約がなくなる。即ち、高精細液晶表示装置において、画素の電極群に信号を供給し、駆動することを考えればFCA実装および多結晶Si-TFT技術が有効である。以下にFCA実装の詳細について述べる。高精細化に伴い、画素ピッチが小さくなるために実装時の電極配線間隔も狭くなる。TCP実装では駆動ICをフレキシブルなポリイミドなどのテープ上に結線するために精度が高くなく、現在実用化されている技術では130ppiが限度である。

【0131】一方、FCA実装では駆動ICを直接液晶表示素子基板上に結線するために140ppi以上の精細度でも十分に対応できる。これは駆動ICを形成する材質(一般にはSi)も液晶表示素子基板(通常SiO₂)も硬質であり、フレキシブルなテープを介在しないためである。さらに、FCA実装による液晶表示装置ではテープを用いず、結線回数を低減できるなど低コスト化が可能であり、また、狭額縁化も可能であるという利点もある。

【0132】しかしながら、結線する駆動ICと基板とも硬質であるために生じる課題もある。FCA実装においては上記のように液晶表示素子の電極パターンと駆動ICの電極パターンのアライメントを行った後、圧着ツールを駆動IC側より押し当て、高温高压の条件下で圧着する。通常、圧着時の温度は170℃程度である。

【0133】このような場合、駆動ICを形成する材質(一般にはSi)と液晶表示素子基板の材質(SiO₂)の熱膨張係数が異なるために、圧着後に応力歪を生じ、結線部位が接触不良となり、正常に画像を表示できない。

【0134】これを解決することを目的に、(1)駆動ICと液晶表示素子基板の間に応力緩和材を配置すること、(2)駆動ICを形成する材料と液晶表示素子基板の材料の熱膨張係数をほぼ同じにすること、(3)熱を加えずに駆動ICを紫外線硬化樹脂により結線すること、を検討した。

【0135】応力緩和材を駆動ICと基板に接して配置することで、駆動ICと液晶表示素子基板の間に生じる応力歪を吸収し、接続不良を解決できる。また、両材料の熱膨張係数をほぼ同じになるよう設計すれば、応力歪はほとんど生じない。さらに、紫外線硬化樹脂を用いて

熱を加えずに常温で結線すれば、各材料間の熱膨張係数の違いに関係なく応力歪を生じない。

【0136】FCA実装には応力歪以外にもう一つ課題がある。駆動ICで発生した熱が直接液晶表示素子基板に伝導し、この熱により液晶の温度が上昇し、例えば、 T_{ni} 点（液晶相・等方相転移温度）を超えるなどして液晶表示素子周辺で輝度ムラを生じる。特に、現状のIPS液晶表示装置では高い駆動電圧を必要とするために高出力駆動ICを用いざるを得ない。しかし、このような高出力駆動ICは高い熱を発生し易く、液晶表示装置周辺での輝度ムラが顕著である。

【0137】これの解決を目的に、駆動ICと液晶表示素子基板との間に断熱材または熱吸収材を配置することを検討した。このように断熱材または熱吸収材を配置、あるいはこれら材料で駆動ICを包み込むことによって、駆動ICで発生した熱を液晶表示素子基板への伝導を抑制する。

【0138】最後に生産性について述べる。一部既述したように、フィッシュボーン構造ではどのような精細度においても、液晶材料をほとんど変える必要がないことから、生産性の向上を望めることを示したが、ここでは製造工程について述べる。

【0139】現在、液晶表示装置の製造工程において、その製造時間の大半は液晶表示装置内への液晶注入工程にある。液晶注入工程では、一般に液晶表示素子内を真空状態にし、その上で予め液晶表示素子に設けた封入口から液晶を注入する。基本的に液晶の浸透はラビング方向に沿った方向が最も早く、ラビング方向に垂直な方向が最も遅い。従って、図16に示すように、液晶注入口19はラビング方向17とはほぼ垂直な辺に配置するのがよい。

【0140】フィッシュボーンIPS構造において、ボジ型液晶を用いた場合にはラビング方向17は液晶表示素子の長軸にほぼ平行な方向であることから、液晶表示素子の短軸側に液晶注入口19を配置すればよい（図16(a)）。

【0141】また、ネガ型液晶を用いた場合にはラビング方向17が液晶表示素子の短軸にほぼ平行な方向であることから、液晶表示素子の長辺側に液晶注入口19を配置すればよい（図16(b)）。これにより生産効率を向上することができる。

【0142】以下に本発明の実施例を図を用いて具体的に説明する。本実施例では特に14.1インチ液晶表示装置における141ppi仕様（UXGA相当）について、開口率および視野角、色付きなどの画質を評価、検討しているが、本発明はこの精細度に限られず、それ以上の精細度に対しても適用できる。

【0143】〔実施例1〕本実施例での液晶表示装置の画素部の概略図を図1に示す。また、図20に表示マトリクス部の等価回路とその周辺回路を示した。

【0144】液晶表示装置はくの字電極構造のフィッシュボーンIPSであり、同一基板上に形成された画素電極102と共通電極103との間に電圧を印加し、これにより発生する基板面にほぼ平行な電界により液晶分子を駆動させ、光学的な状態を制御し、画像を表示する。

【0145】液晶表示素子は表示部が対角14.1インチであり、解像度は141ppi（UXGA相当）である。なお、画素ピッチは180マイクロメートル（ μm ）である。液晶表示素子を形成する基板には、厚さ0.7mmで表面を研磨したガラス基板を用いた。

【0146】一方のガラス基板108上には信号配線101、走査配線104、共通配線103をマトリクス状に形成した。まず、ガラス基板上に走査配線104と共通配線103を形成し、その後、SiNを用いて絶縁層（第一絶縁膜107）を形成した。さらに、上記絶縁層上に信号配線101および画素電極102を形成した後、絶縁層（第二絶縁膜106）を積層した。なお、共通電極は共通配線と一体化している。

【0147】また、画素電極102はアモルファスシリコンにより形成された薄膜トランジスタ105を介して信号配線101に接続されている。ここで信号配線101、走査配線104はクロムにより形成し、画素電極102、共通電極103は透明導電膜ITOを用いて形成した。信号配線101および走査配線104の材料には、電気抵抗の低いものであれば特に問題はなく、アルミニウム、銅などでもよい。また、画素電極102および共通電極103にはIZOやIGOなどの透明導電膜でもよい。各画素は薄膜トランジスタ（TFT）105、画素電極102、共通電極103から構成され、電圧はこれら画素電極102と共通電極103との間に発生する電界によって液晶を駆動する。

【0148】次に、液晶表示素子の製造工程を図19を用いて説明する。対向のガラス基板9にはストライプ状の3色RGBカラーフィルタ23とブラックマトリクス24とを兼ね備えた構造とした。カラーフィルタとブラックマトリクス上には平坦化するためのオーバーコート樹脂22を形成した。オーバーコート樹脂としてはエポキシ樹脂を用いた。

【0149】次に両ガラス基板の表面に液晶分子を配列させるために必要なポリイミド配向膜21を形成した。一般にポリイミド膜は、その前駆体であるポリアミック酸をガラス基板上に印刷機などで塗布し、高温で焼成することによって形成される。次に液晶分子を配向させるための配向処理を施した。配向処理は両ガラス基板上に形成されたポリイミド配向膜21の表面をラビング処理することにより行った。ラビング処理にはラビング機を使用し、ラビングロールにはレーヨン製バフ布を用いた。ラビング方向はガラス基板の長辺に平行な方向とした。

【0150】一方のガラス基板の表示領域周縁部にシー

ル材(熱硬化型樹脂)を塗布し、対向ガラス基板を重ね合わせた後、加熱しながら加圧し、両基板を接着固定した。ガラス基板間のギャップ(液晶層厚み)を4マイクロメートル(μm)とした。なお、液晶を液晶表示素子内に注入するための注入口は、ガラス基板の短辺側に形成した。その後、注入口から液晶を真空封入法により注入し、紫外線硬化樹脂で注入口を封止した。なお、本実施例ではボジ型液晶を用いた。

【0151】組み合わせたガラス基板の両面に偏光板25を貼りつけ液晶表示素子を完成させた。なお、偏光板はクロスニコル配置とし、液晶表示装置がノーマリクローズ特性(低電圧で黒表示、高電圧で白表示)となるように貼りつけた。

【0152】さらに液晶表示素子には図20に示すように液晶表示素子に走査配線駆動回路27、信号配線駆動回路28、電源回路およびコントロール回路30を接続し、走査信号電圧、信号電圧、タイミング信号を供給し、アクティブマトリクス駆動した。

【0153】その後、液晶表示素子に図23で示したシールドケース32、拡散板33、導光体34、反射板35、バックライト36、下側ケース37、インバート回路基板38を組み合わせることで液晶表示装置39を組み立てた。このようにして組み立てた液晶表示装置について、表示特性を評価した。本実施例で組み立てた液晶表示素子は、141ppiと云う高精細であると同時に、透明電極ITOを用いたことによる、高開口率(〜40%)をも達成できた。

【0154】また、従来のIPSでは電極の狭間隔化に伴い生じると懸念された電極間隔のぼらつきによる輝度ムラも見えなかった。視野角やコントラスト比などの画質についても静止画最高峰と云われているS-IPSとほぼ同等であり、視野角170度(コントラスト比10以上)、コントラスト比350:1であり、また、斜め方向から画面を見た場合の色付きも生じなかった。

【0155】これにより、高精細、高画質、高開口率と云う3項目の全てを同時に達成する液晶表示装置を得ることができた。

【0156】〔実施例2〕本実施例の液晶表示装置の画素部の概略図を図2に示す。画素内の共通電極が画素電極の形成されている層より上層にあり、配向膜を除けば電極基板上で最上層にある点と、また、そのためにカラーフィルタ側基板において信号配線方向のブラックマトリクスが不要である点で実施例1と異なる。

【0157】液晶表示素子のサイズ、解像度および画素ピッチは実施例1と同様、14.1インチ、141ppi(UXGA相当)、画素ピッチ180マイクロメートル(μm)である。液晶表示素子を形成する基板には、厚さ0.7mmで表面を研磨したガラス基板を用いた。

【0158】一方のガラス基板208上に走査配線204を形成し、その後、SiNを用いて絶縁層207を形

成した。さらに、絶縁層207上に信号配線201および画素電極202を形成した後、絶縁層206を積層した。その後さらに共通電極203を形成した。なお、共通電極は共通配線と一体化している。

【0159】また、画素電極202はアモルファスシリコンにより形成された薄膜トランジスタ205を介して信号配線201に接続されている。ここで信号配線、走査配線はクロムにより形成し、画素電極、共通電極は透明導電膜ITOを用いて形成した。信号配線および走査配線の材料には電気抵抗の低いものであれば特に問題はなく、アルミニウム、銅などでもよい。

【0160】また、画素電極および共通電極にはIZOやIGOなどの透明導電膜でもよい。各画素は薄膜トランジスタ(TFT)、画素電極、共通電極から構成され、電圧はこれら画素電極と共通電極との間に発生する電界によって液晶を駆動する。

【0161】なお、本実施例では共通電極と共通配線は一体化しており、透明導電膜ITOで形成されているが、配線材料の抵抗が問題である場合には、例えば、共通配線を金属材料で形成し、共通電極とは異なる下層に形成し、スルーホールを介して共通配線と共通電極を接続してもよい。このスルーホールを有する電極構造についての検討結果は次の実施例3で述べる。

【0162】一方、対向のガラス基板にはストライプ状の3色RGBカラーフィルタとブラックマトリクスとを兼ね備えた構造とした。なお、信号配線方向のブラックマトリクスは形成していない。以下の液晶表示装置組み立て工程は実施例1と同様である。

【0163】このようにして組み立てた液晶表示装置について表示特性を評価した。本実施例の液晶表示素子は、141ppiと云う高精細であると同時に、高開口率(〜45%)をも達成できている。本実施例における高開口率化の主な理由は、対向カラーフィルタ基板の一部(信号配線方向)にブラックマトリクスが形成されていないことにより、従来の基板合わせずれによって生じていた開口率低下を抑制できたことによる。

【0164】また、実施例1と同様に、電極間隔のぼらつきによる輝度ムラも見えなかった。視野角やコントラスト比などの画質についても静止画最高峰と云われているS-IPSとほぼ同等であり、視野角170度(コントラスト比10以上)、コントラスト比350:1で、また、斜め方向から画面を見た場合の色付きもなかった。

【0165】これにより、高精細、高画質、高開口率と云う3項目を同時に達成する液晶表示装置を得ることができた。

【0166】〔実施例3〕本実施例の液晶表示装置の画素部の概略図を図3に示す。実施例2では共通電極が共通配線と一体化しており、共通配線は透明導電膜ITOで形成されていた。この一体化は実施例2において画質を大きく悪化させるような問題とはならなかったが、

例えば、配線抵抗によっては信号遅延の問題を生じる可能性がある。

【0167】そこで、本実施例では共通電極303と共通配線310を別々に形成し、コンタクトホール309を通じて、これらを接続する電極構造とした。ここで共通電極303には透明導電材ITOを、共通配線310には金属クロムを用いた。なお、本実施例で作製した液晶表示素子のサイズ、解像度および画素ピッチは実施例1と同様に14.1インチ、141ppi (UXGA相当)、画素ピッチ180マイクロメートル(μm)である。

【0168】まず、ガラス基板308上に走査配線304および共通配線310を金属クロムで形成した。その後、SiNを用いて絶縁層307を形成し、さらに、信号配線301および画素電極302を形成した後、絶縁層306を積層した。この後、共通電極と共通配線の接続を確保するためのコンタクトホール309を形成し、それから共通電極303をITOにより形成した。

【0169】また、画素電極302はアモルファスシリコンにより形成された薄膜トランジスタ305を介して信号配線301に接続されている。電圧はこれら画素電極と共通電極との間に発生する電界によって液晶を駆動する。なお、液晶表示素子の組み立て工程は実施例2と同様である。

【0170】組み立てた液晶表示装置についてその表示特性を評価した。表示特性としては実施例2とほぼ同じであり、高精細、高画質、高開口率と云う3項目を同時に達成する液晶表示装置を得ることができた。こうした構造は共通配線の材料として抵抗の低いクロムやアルミニウムなどの金属電極が使い易く、信号遅延などの問題も生じなかった。

【0171】〔実施例 4〕本実施例の液晶表示装置の画素部の概略図を図4に示す。本実施例における電極構造の特徴は、①共通電極と共通配線が一体しておらずコンタクトホールを通じて接続されている、②共通配線が画素中央部で走査配線と平行方向に配置されている、③画素中心部を対称点としてくの字電極の向きが対称に配置されている、ことである。

【0172】なお、本実施例で作製した液晶表示素子のサイズ、解像度および画素ピッチは実施例1と同様、14.1インチ、141ppi (UXGA相当)、画素ピッチ180マイクロメートル(μm)である。

【0173】まず、ガラス基板408上に走査配線404および共通配線410を金属クロムで形成した。その後、SiNを用いて絶縁膜407を形成し、さらに、信号配線401および画素電極402を形成後、第二絶縁膜406を積層した。この後、共通電極403と共通配線410の接続を確保するためのコンタクトホール409(スルホール)を形成し、それから共通電極403をITOにより形成した。

【0174】また、画素電極402はアモルファスシリコンにより形成された薄膜トランジスタ405を介して信号配線401に接続されている。電圧はこれら画素電極402と共通電極403との間に発生する電界によって液晶を駆動する。この後の液晶表示素子の組み立て工程は実施例2と同様である。

【0175】このようにして組み立てた液晶表示装置について表示特性を評価した。開口率については実施例2および実施例3とほぼ同程度の高い開口率を実現できた。さらに、画質、特に、斜め方向視野からの色付きは大きく抑制することができた。これは、くの字電極を画素中心の対称点に逆向きに配置したために、結果として一つの画素中に液晶分子回転方向の異なる領域が4つ存在することによると考えられる。

【0176】また、本実施例での液晶表示装置においては、特に、実施例3の液晶表示装置と比べて生産性の裕度が高い。この理由は2つあり、一つは画素の中心部にほぼひし形に近い共通電極の領域があり、この領域が広いためにコンタクトホールを形成し易いことによる。もう一つは、共通配線310が画素中央部に配置されているために、同層に形成されている走査配線304との短絡がないことによる(図3)。

【0177】実施例3の電極構造(図3)では、画素の端に共通配線310が配置されているために、隣接する画素の走査配線と短絡する可能性があり、これを回避するために生産性を考えれば、隣合う画素の共通配線と走査配線の間隔を広げた設計となる。これは光の透過しない領域を広げることになり、結果として開口率を低下させる可能性がある。本実施例ではこの問題は予め回避されており、この理由による開口率低下の問題がなく、高開口率を達成できる。

【0178】〔実施例 5〕本実施例での液晶表示装置の画素部の概略図を図5に示した。本実施例では以下4つの点で実施例1と異なる。なお、実施例で作製した液晶表示素子のサイズ、解像度および画素ピッチは実施例1と同様、14.1インチ、141ppi (UXGA相当)、画素ピッチ180マイクロメートル(μm)である。

【0179】① 画素内の共通電極が最上層に形成されている

② 画素内の共通電極の一部が信号配線に重畳するように広がっている

③ その重畳のために生じる容量負荷を低減するための低容量絶縁膜を有している

④ カラーフィルター基板において、信号配線延在方向のブラックマトリクスを有さない。

【0180】まず、ガラス基板508上に走査配線504を金属クロムで形成した。その後、SiNを用いて第一絶縁膜507を形成し、さらに、信号配線501および画素電極502を形成した後、第二絶縁膜506を積

層した。

【0181】画素電極502はアモルファスシリコンにより形成された薄膜トランジスタ505を介して信号配線501に接続されている。次いで第三絶縁膜（低容量絶縁膜）511を形成し、その上に共通電極503を形成した。なお、断面図からも分かるように、共通電極503の一部は信号配線501と2層の絶縁膜を介して重畳している。

【0182】低容量絶縁膜511は、この重畳により生じる共通電極と信号配線間の容量を小さくするためのものである。なお、低容量絶縁膜511は誘電率の低いものが望ましく、有機材料、無機材料のいずれでもよい。なお、本実施例では共通電極と共通配線は一体化しているが、実施例3、4のように、異なる層および異なる電極材料によりそれぞれ形成し、コンタクトホールを介して接続してもよい。電圧はこれら画素電極と共通電極との間に発生する電界によって液晶を駆動する。この後の液晶表示素子の組み立て工程は実施例2と同様である。

【0183】こうして組み立てた液晶表示装置について、表示特性を評価した。本実施例で組み立てた液晶表示素子は、141ppiと云う高精細であると同時に、高開口率（～50%）をも達成できている。

【0184】本実施例における高開口率化の主な理由は、対向カラーフィルタ基板の一部（信号配線方向）にブラックマトリクスが形成されていないことにより、従来の基板合わせずれによって生じていた開口率低下を抑制できたこと、そして、共通電極を信号配線に重畳させたことにより画素内に電極のない領域が広がったことにある。

【0185】また、実施例1と同様に、電極間隔のばらつきによる輝度ムラも見えなかった。視野角やコントラスト比などの画質についても静止画最高峰と云われているS-IPSとほぼ同等であり、視野角170度（コントラスト比10以上）、コントラスト比350:1であり、また斜め方向から画面を見た場合の色付きもなかった。

【0186】これにより、高精細、高画質、高開口率と云う3項目を同時に達成する液晶表示装置を得ることができた。

【0187】〔実施例 6〕本実施例での液晶表示装置の画素部の概略図を図6に示した。本実施例では以下4つの点で実施例1と異なる。なお、本実施例で作製した液晶表示素子のサイズ、解像度および画素ピッチは実施例1と同様、14.1インチ、141ppi（UXGA相当）、画素ピッチ180マイクロメートル（ μm ）である。

【0188】① 画素内の共通電極が最上層に形成されている

② 画素内の共通電極の一部が走査配線に重畳するように広がっている

③ その重畳のために生じる容量負荷を低減するための低容量絶縁膜を有している

④ カラーフィルター基板において、信号配線および走査配線延在方向のブラックマトリクスを有さない。

【0189】まず、ガラス基板608上に走査配線604を金属クロムで形成した。その後、SiNを用いて第一絶縁膜607を形成し、さらに、信号配線601および画素電極602を形成した後、第二絶縁膜606を積層した。

【0190】画素電極602はアモルファスシリコンにより形成された薄膜トランジスタ605を介して信号配線601に接続されている。この後、低容量絶縁膜611を形成し、その上に共通電極603を形成した。なお、断面図からも分かるように共通電極603の一部は、走査配線604と絶縁膜を介して重畳している。低容量絶縁膜611は、この重畳により生じる共通電極と走査配線間の容量を小さくするためのものである。低容量絶縁膜は誘電率の低いものが望ましく、有機材料、無機材料のいずれでもよい。

【0191】なお、本実施例では共通電極と共通配線は一体化しているが、実施例3、4のように、異なる層および異なる電極材料によりそれぞれ形成し、コンタクトホールを介して接続してもよい。電圧はこれら画素電極と共通電極との間に発生する電界によって液晶を駆動する。この後の液晶表示素子の組み立て工程は実施例2と同様である。

【0192】こうして組み立てた液晶表示装置について、表示特性を評価した。本実施例の液晶表示素子は、141ppiと云う高精細であると同時に、高開口率（～50%）をも達成できている。本実施例における高開口率化の主な理由は、対向カラーフィルタ基板にブラックマトリクスが形成されていないことにより、従来の基板合わせずれによって生じていた開口率の低下を抑制できたことである。また、実施例1と同様に、電極間隔のばらつきによる輝度ムラも見えなかった。視野角やコントラスト比などの画質についても静止画最高峰と云われているS-IPSとほぼ同等であり、視野角170度（コントラスト比10以上）、コントラスト比350:1であり、また斜め方向から画面を見た場合の色付きもなかった。

【0193】これにより、高精細、高画質、高開口率を同時に達成する液晶表示装置を得ることができた。

【0194】〔実施例 7〕本実施例での液晶表示装置の画素部の概略図を図7に示した。本実施例では以下4つの点で実施例1と異なる。なお、実施例で作製した液晶表示素子のサイズ、解像度および画素ピッチは実施例1と同様、14.1インチ、141ppi（UXGA相当）、画素ピッチ180マイクロメートル（ μm ）である。

【0195】① 画素内の共通電極が最上層に形成され

ている

② 画素内の共通電極の一部が信号配線および走査配線に重畳するように広がっている

③ その重畳のために生じる容量負荷を低減するための低容量絶縁膜を有している

④ カラーフィルター基板において、信号配線および走査配線延在方向のブラックマトリクスを有さない。

【0196】まず、ガラス基板708上に走査配線704を金属クロムで形成した。その後、SiNを用いて第一絶縁膜707を形成し、さらに、信号配線701および画素電極702を形成後、第二絶縁膜706を積層した。画素電極702はアモルファスシリコンにより形成された薄膜トランジスタ705を介して信号配線701に接続されている。この後、低容量絶縁膜711を形成し、その上に共通電極703を形成した。なお、断面図からも分かるように共通電極703の一部は走査配線704および信号配線701と絶縁膜を介して重畳している。

【0197】低容量絶縁膜711は、この重畳により生じる共通電極と走査配線間の容量を小さくするためのものである。低容量絶縁膜は誘電率の低いものが望ましく、有機材料、無機材料のいずれでもよい。

【0198】なお、本実施例では共通電極と共通配線は一体化しているが、実施例3、4のように、異なる層および異なる電極材料によりそれぞれ形成し、コンタクトホールを介して接続してもよい。電圧はこれら画素電極と共通電極との間に発生する電界によって液晶を駆動する。この後の液晶表示素子の組み立て工程については実施例2と同様である。

【0199】こうして組み立てた液晶表示装置について、表示特性を評価した。本実施例で組み立てた液晶表示素子は、141 ppiと云う高精細であると同時に、高開口率（～52%）をも達成できている。本実施例における高開口率化の主な理由は、対向カラーフィルター基板にブラックマトリクスが形成されていないこと、そして、共通電極を信号配線に重畳させたことにより画素内に電極のない領域が広がったことである。

【0200】また、実施例1と同様に、電極間隔のばらつきによる輝度ムラも見えなかった。視野角やコントラスト比などの画質についても静止画最高峰と云われているS-IPSとほぼ同等であり、視野角170度（コントラスト比10以上）、コントラスト比350:1であり、斜め方向から画面を見た場合の色付きもなかった。

【0201】これにより、高精細、高画質、高開口率と云う3項目を同時に達成する液晶表示装置を得ることができた。

【0202】〔実施例 8〕本実施例での液晶表示装置の画素部の概略図を図8に示した。本実施例では共通電極および画素電極の形状が異なる点で実施例1と異なる。共通電極および画素電極がY字型となっている。な

お、実施例で作製した液晶表示素子のサイズ、解像度および画素ピッチは実施例1と同様14.1インチ、141 ppi（UXGA相当）、画素ピッチ180マイクロメートル（ μm ）である。

【0203】まず、ガラス基板808上に走査配線804および共通電極803と一体になった共通配線を形成した。その後、SiNを用いて第一絶縁膜807を形成し、さらに、信号配線801および画素電極802を形成した後、第二絶縁膜806を積層した。

【0204】画素電極802はアモルファスシリコンにより形成された薄膜トランジスタ805を介して信号配線801に接続されている。信号配線および走査配線はクロム金属で、Y字型画素電極およびY字型共通電極はITO透明電極で形成した。

【0205】本実施例ではくの字型電極をY字型電極にすることで、画素の中央部で発生していたリバースドメインを対策するものである。電圧はこれら画素電極と共通電極との間に発生する電界によって液晶を駆動する。この後の液晶表示素子の組み立て工程については実施例1と同様である。

【0206】こうして組み立てた液晶表示装置について、表示特性を評価した。本実施例で組み立てた液晶表示素子は、141 ppiと云う高精細であると同時に、高開口率（～40%）をも達成できている。また、実施例1と同様に、電極間隔のばらつきによる輝度ムラも見えなかった。視野角やコントラスト比などの画質についても静止画最高峰と云われているS-IPSとほぼ同等であり、視野角170度（コントラスト比10以上）、コントラスト比350:1であり、また斜め方向から画面を見た場合の色付きもなかった。

【0207】これにより、高精細、高画質、高開口率と云う3項目を同時に達成する液晶表示装置を得ることができた。

【0208】また、実施例2～7で実施した検討結果は、Y字型電極においても同様の効果を示す。それぞれに対応するY字型電極を用いた代表的な電極構造について図9～11に示した。また、Y字型電極構造においても共通電極と共通配線をそれぞれ独立に形成し、コンタクトホールを介して接続してもよい。

【0209】〔実施例 9〕本実施例での液晶表示装置の画素部の概略図を図12(a)に示した。図から分かるように隣合うY字型の画素電極2および共通電極3において、中心線が絶縁膜を介して重畳している領域を完全になくした構造である。なお、実施例で作製した液晶表示素子のサイズ、解像度および画素ピッチは実施例1と同様14.1インチ、141 ppi（UXGA相当）、画素ピッチ180マイクロメートル（ μm ）である。また、隣合う共通電極と画素電極の中心線が重畳していないことを除けば、液晶表示装置の組み立て工程は実施例8と同様である。

【0210】こうして組み立てた液晶表示装置について、表示特性を評価した。本実施例で組み立てた液晶表示素子は、141 ppiと云う高精細であると同時に、実施例8と同様に高開口率（～40%）をも達成できている。ここでは特に残像について評価した。

【0211】液晶表示装置の画像焼付き、残像を定量的に評価するためにホトダイオードを組み合わせたオシロスコープを用いて評価した。

【0212】まず、画面上に最大輝度でウィンドのパターンを30分間表示し、その後残像が最も目立つ中間調表示を、輝度が最大輝度の10%となるように表示画面全面を切り替え、ウィンドのエッジ部のパターンが消えるまでの時間を残像時間として評価し、また、ウィンドの残像部分と周辺中間調部分の輝度Bの輝度変動分の大きさ $\Delta B/B$ （10%）を残像強度として評価した。但し、ここで許容される残像強度は3%以下である。

【0213】上記による本実施例の液晶表示装置について残像を評価した結果、残像強度は1%であり、目視による画像残像検査においても、画像の焼付き、残像による表示ムラも一切見られず、高い表示（画質）特性が得られた。

【0214】なお、電極部を重畳させた電極構造（図12（b））について検討した結果は後述の比較例1で述べる。

【0215】〔実施例 10〕本実施例での液晶表示装置の画素部の概略図を図13に示した。図から分かるように実施例9における電極構造に加え、最上層に平坦化絶縁膜120を塗布、形成した構造である。なお、本実施例で作製した液晶表示素子のサイズ、解像度および画素ピッチは実施例1と同様、14.1インチ、141 ppi（UXGA相当）、画素ピッチ180マイクロメートル（ μm ）である。また、隣合う共通電極と画素電極の中心線が重畳していないことを除けば、液晶表示装置の組み立て工程は実施例8と同様である。

【0216】こうして組み立てた液晶表示装置について、表示特性を評価した。本実施例の液晶表示素子は、141 ppiと云う高精細であると同時に、実施例8と同様に高開口率（～40%）をも達成した。ここでは特に残像について評価した。

【0217】液晶表示装置の画像焼付き、残像を定量的に評価するためにホトダイオードを組み合わせたオシロスコープを用いて評価した。

【0218】まず、画面上に最大輝度でウィンドのパターンを30分間表示し、その後残像が最も目立つ中間調表示を、輝度が最大輝度の10%となるように表示画面全面を切り替え、ウィンドのエッジ部のパターンが消えるまでの時間を残像時間として評価し、またウィンドの残像部分と周辺中間調部分の輝度Bの輝度変動分の大きさ $\Delta B/B$ （10%）を残像強度として評価した。但し、ここで許容される残像強度は3%以下である。

【0219】上記によって、本実施例の液晶表示装置について残像を評価した結果、残像強度は0.5%であり、目視による画像残像検査においても、画像の焼付き、残像による表示ムラも一切見られず、非常に高い表示（画質）特性が得られた。

【0220】〔実施例 11〕既述したように、例えば図5、6に示した電極縦構造を有する液晶表示装置においては、信号配線501、601と画素電極502、602が同層、かつ、近接して形成されているために、短絡などの問題を生じる可能性がある。生産性の向上のためには、これら電極を異層に形成することである。異層への形成には図14に示すように、例えば画素電極を配置できる層から考えると二通りの電極縦構造がある。

【0221】しかし、蓄積電荷により生じる残像を考えた場合には、その画質を左右する残像発生に影響する。そこで、本実施例では図14（a）、（b）に示した電極縦構造を有する液晶表示装置により残像を評価した。なお、本実施例で作製した液晶表示素子のサイズ、解像度および画素ピッチは実施例1と同様14.1インチ、141 ppi（UXGA相当）、画素ピッチ180マイクロメートル（ μm ）である。また、液晶表示装置の組み立て工程は実施例5と同様である。各電極縦構造に対する液晶表示装置を14（a）、（b）とする。

【0222】こうして組み立てた液晶表示装置について、残像特性を評価した。液晶表示装置の画像焼付き、残像を定量的に評価するためにホトダイオードを組み合わせたオシロスコープを用いて評価した。

【0223】まず、画面上に最大輝度でウィンドのパターンを30分間表示し、その後残像が最も目立つ中間調表示を、輝度が最大輝度の10%となるように表示画面全面を切り替え、ウィンドのエッジ部のパターンが消えるまでの時間を残像時間として評価し、またウィンドの残像部分と周辺中間調部分の輝度Bの輝度変動分の大きさ $\Delta B/B$ （10%）を残像強度として評価した。但し、ここで許容される残像強度は3%以下である。

【0224】上記によって、本実施例の液晶表示装置について残像を評価した結果、残像強度はともに1.5%と小さかったが、残像が完全に消失するまでの時間は14（a）に比べ（b）が数分長いことが確認された。これは、図17で示したようなCR等価回路モデルを考えれば、電極間に介在する誘電体が少ないために緩和時定数 τ が大きくなるためである。このことから、画素電極-液晶-共通電極を通過する電気力線の経路には、なるべく多くの誘電体が介在するのがよいことが分かった。

【0225】〔実施例 12〕本実施例での液晶表示素子の構造は実施例1と同様である。この液晶表示素子の信号配線、走査配線に信号を供給しなければ画像を表示することはできない。この画像を表示するための駆動信号を供給するのが駆動ICである。

【0226】各画素からの共通配線、信号配線、走査配

線の各配線は基板の周辺部まで延在され、駆動ICの電極パターンと一対一に対応するような電極パターンを構成している。

【0227】従来FCA実装では図15(a)に示すように、駆動IC12はAuバンプ13と異方性導電膜(ACF)15を介して基板8上に形成された電極パターン14に接続される。

【0228】一方、本実施例での構造は図15(b)に示した。液晶表示素子の基板8上で駆動IC12を接着する部位に、加熱圧着後の駆動ICと液晶表示素子基板との間に生じる応力歪を緩和するための、応力緩衝材16を形成した。ここで使用する緩衝材は、駆動ICによる発熱によって変質しない耐熱性のものが適当であり、また、同時に液晶表示素子基板に駆動ICの熱を伝えにくい断熱性、熱吸収の効果があるものが望ましい。

【0229】また、応力緩衝材にはコンタクトホールが形成されており、これを介して駆動ICの電極と液晶表示素子の電極が結線され、必要な信号が画素へ供給される。この液晶表示素子の組み立て工程は実施例1と同様である。

【0230】こうして得られた液晶表示装置は、FCA実装における大きな課題である応力歪の問題と、駆動ICの熱による周辺輝度ムラの問題を同時に解決した、高精細、かつ、結線不良により点灯しない画素(点欠陥、線欠陥)のない画質も良好なものであった。

【0231】〔実施例13〕多結晶Si-TFTを用いることにより、駆動回路そのものを画素の中に組み込むことが可能となる。駆動回路を一体化できることにより、例えば200ppiと云った高精細も可能となる。また、従来の駆動回路の実装技術における制約がなくなる。本実施例では多結晶Si-TFTを能動素子とした透明電極フィッシュボーンIPSについて検討した結果について述べる。

【0232】図21は、周辺駆動回路とTFTアクティブマトリクスを同一基板上に集積した液晶表示装置の全体の等価回路を示すものである。

【0233】画素部952およびTFT951と、これを駆動する垂直走査回路953、一走査線分のビデオ信号を複数のブロックに分割して時分割的に供給するための水平走査回路954、ビデオ信号データを供給するデータ信号線Vdr1、Vdg1、Vdb1、…、ビデオ信号を分割ブロック毎に画素部へ供給するスイッチマトリクス回路955、走査配線956、信号配線957で構成される。

【0234】図22は、本実施例におけるTFTアクティブマトリクス部の断面図である。下からガラス基板968、バッファ層969、真性半導体層900、低抵抗n型半導体層902、高抵抗n型半導体層903、ゲート絶縁膜904、スルーホール部905、ソース電極958、信号配線957、層間絶縁膜906、コンタクト

ホール960、第一のゲート電極907、第二のゲート電極908からなる。

【0235】なお、液晶表示装置の駆動回路には、CMOS型薄膜トランジスタ(TFT)を使用する。

【0236】このような多結晶シリコンによるTFTとの組み合わせにより、高精細、高画質、高開口率と云う3項目を同時に達成する液晶表示装置を得ることができた。

【0237】〔比較例1〕本比較例での液晶表示装置の画素部の概略図を図12(b)に示す。図から分かるように、隣合うY字型の画素電極2と共通電極3とは、中心線が絶縁膜を介して重畳している構造である。また、本構造では重畳していることにより、表面での段差が大きい。

【0238】なお、本比較例で作製した液晶表示素子のサイズ、解像度および画素ピッチは実施例1と同様14.1インチ、141ppi(UXGA相当)、画素ピッチ180マイクロメートル(μm)である。また、液晶表示装置の組み立て工程は実施例9と同様である。

【0239】こうして組み立てた液晶表示装置について、表示特性を評価した。本比較例で組み立てた液晶表示素子は、141ppiと云う高精細であると同時に、実施例8と同様に高開口率(〜40%)をも達成した。ここでは特に実施例9との比較のために残像について評価した。

【0240】液晶表示装置の画像焼付き、残像を定量的に評価するためにホトダイオードを組み合わせたオシロスコープを用いて評価した。

【0241】まず、画面上に最大輝度でウィンドのパターンを30分間表示し、その後残像が最も目立つ中間調表示を、輝度が最大輝度の10%となるように表示画面全面を切り替え、ウィンドのエッジ部のパターンが消えるまでの時間を残像時間として評価し、またウィンドの残像部分と周辺中間調部分の輝度Bの輝度変動分の大きさ $\Delta B/B$ (10%)を残像強度として評価した。但し、ここで許容される残像強度は3%以下である。

【0242】上記によって、本比較例の液晶表示装置について残像を評価した結果、残像強度は5%と大きく、残像が消失するまでの時間も約30分を要し、目視による画像残像検査においても、明らかな画像の焼付きと、残像による表示ムラが確認された。この悪い残像の発生は、画素電極と共通電極を重畳したことによる電界の集中と、大きな電極段差を形成したことによるものである。

【0243】

【発明の効果】本発明によれば、高精細(140ppi以上)、高画質、高開口率を同時に実現できる液晶表示装置を提供することができる。また、低消費電力化および生産効率の向上も可能となる。

【図面の簡単な説明】

【図1】実施例1の液晶表示装置の電極構造を説明する模式図である。

【図2】実施例2の液晶表示装置の電極構造を説明する模式図である。

【図3】実施例3の液晶表示装置の電極構造を説明する模式図である。

【図4】実施例4の液晶表示装置の電極構造を説明する模式図である。

【図5】実施例5の液晶表示装置の電極構造を説明する模式図である。

【図6】実施例6の液晶表示装置の電極構造を説明する模式図である。

【図7】実施例7の液晶表示装置の電極構造を説明する模式図である。

【図8】実施例8の液晶表示装置の電極構造を説明する模式図である。

【図9】実施例2の液晶表示装置において、リバースドメインを改善するY字型電極構造の模式図である。

【図10】実施例3の液晶表示装置において、リバースドメインを改善するY字型電極構造の模式図である。

【図11】実施例5の液晶表示装置において、リバースドメインを改善するY字型電極構造の模式図である。

【図12】実施例9及び比較例1の液晶表示装置の電極構造を説明する模式図である。

【図13】実施例10の液晶表示装置の画素部の電極構造を説明する模式図である。

【図14】液晶表示装置の信号配線と画素電極の配置の一例を示す模式断面図である。

【図15】従来FCA実装と実施例12の実装による液晶表示素子の模式断面図である。

【図16】液晶表示素子におけるラビング方向と液晶注入口との位置関係の説明図である。

【図17】液晶表示素子を多層誘電体と考えたときの等価回路モデルを説明するための図である。

【図18】Y字型フィッシュボーン構造において画素内に生じる電界方向の概略説明図である。

【図19】液晶表示素子の各電極の配置の説明図である。

【図20】液晶表示装置の周辺駆動回路とTFTアクティブマトリクスを同一基板上に集積した液晶表示装置全体の等価回路を示す説明図である。

【図21】液晶表示装置の駆動システムの構成を説明する説明図である。

【図22】実施例13の液晶表示装置のTFTアクティブマトリクス部の単位画素の模式断面図である。

【図23】液晶表示装置の各構成要素を説明する模式分

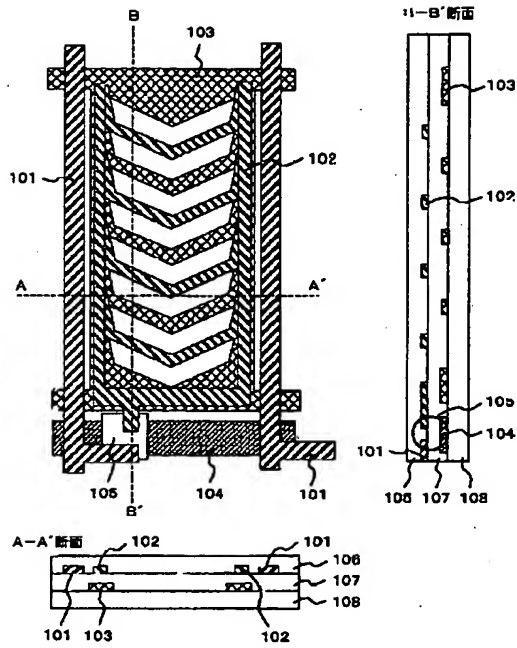
解斜視図である。

【符号の説明】

1, 101, 201, 301, 401, 501, 601, 701, 801, 901, 1001, 1101…信号配線、2, 102, 202, 302, 402, 502, 602, 702, 802, 902, 1002, 1102…画素電極、3, 103, 203, 303, 403, 503, 603, 703, 803, 903, 1003, 1103…共通電極、4, 104, 204, 304, 404, 504, 604, 704, 804, 904, 1004, 1104…走査配線、5, 105, 205, 305, 405, 505, 605, 705, 805, 905, 1005, 1105…薄膜トランジスタ(TFT)、6, 106, 206, 306, 406, 506, 606, 706, 806, 906, 1006, 1106…第二絶縁膜、7, 107, 207, 307, 407, 507, 607, 707, 807, 907, 1007, 1107…第一絶縁膜、8, 108, 208, 308, 408, 508, 608, 708, 808, 908, 1008, 1108…基板、309, 409, 1009…コンタクトホール(スルーホール)、310, 410, 1010…共通配線、611, 711, 1111…第三絶縁膜(低容量絶縁膜)、12…駆動IC、13…Auバンプ、14…電極パターン、15…異方性導電膜(ACF)、16…応力緩衝材、17…ラビング方向、18…液晶パネル、19…液晶注入口、20…液晶、21…配向膜、22…オーバーコート膜(カラーフィルタ保護膜)、23…カラーフィルタ、24…ブラックマトリクス、25…偏光板、26…電界、27…走査電極駆動回路、28…信号電極駆動回路、29…共通電極駆動回路、30…電源回路およびコントロール回路、31…液晶表示素子(液晶表示パネル)、32…シールドケース、33…拡散板、34…導光板、35…反射板、36…バックライト、37…下側ケース、38…インバータ回路基板、39…液晶表示装置、900…真性半導体層、902…低抵抗n型半導体層、903…高抵抗n型半導体層、904…ゲート絶縁膜、905…スルーホール部、906…層間絶縁膜、907…第一のゲート電極、908…第二のゲート電極、951…薄膜トランジスタ(TFT)、952…画素部、953…垂直走査回路、954…水平走査回路、955…スイッチマトリクス回路、956…走査配線、957…信号配線、958…ソース電極、960…コンタクトホール、961…画素電極、968…ガラス基板、969…バッファ層、120…上層平坦化絶縁膜。

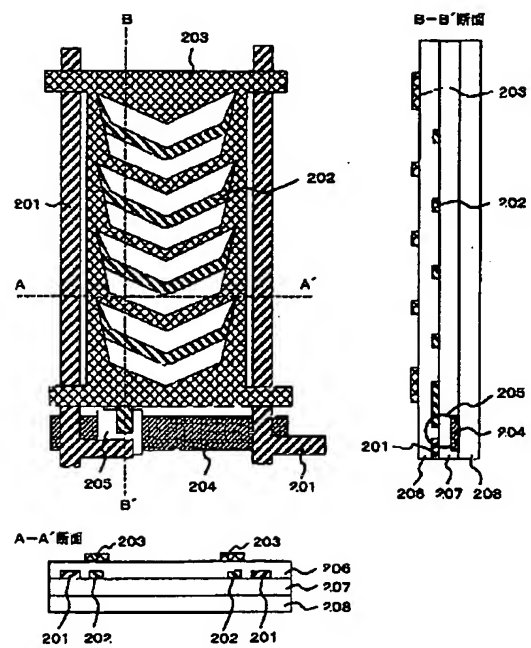
【图1】

图 1



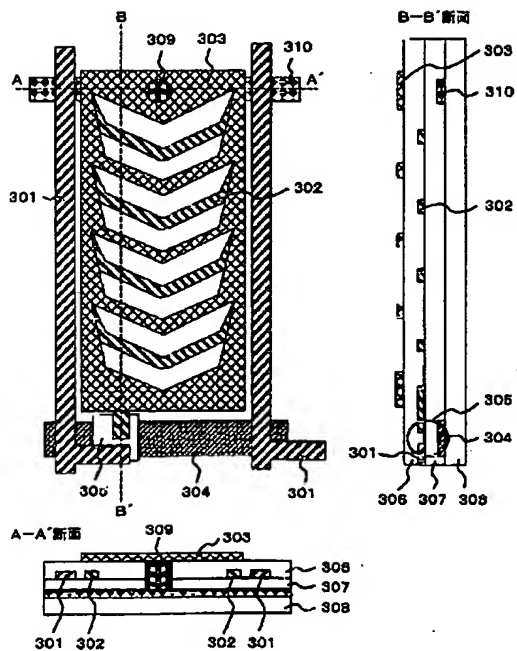
【图2】

图 2



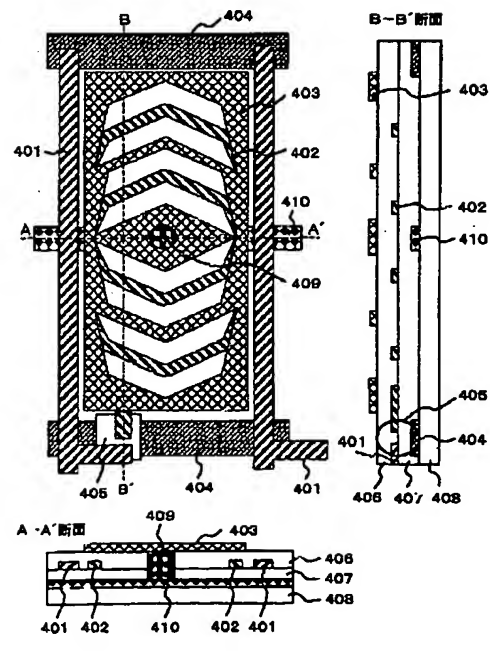
【图3】

图 3



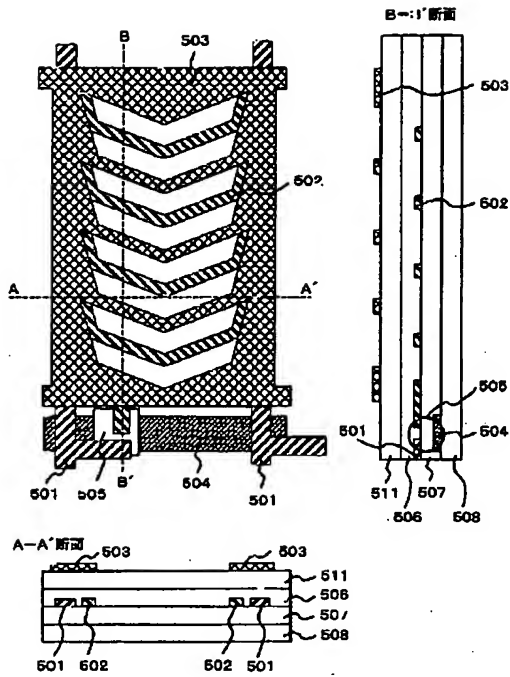
【图4】

图 4



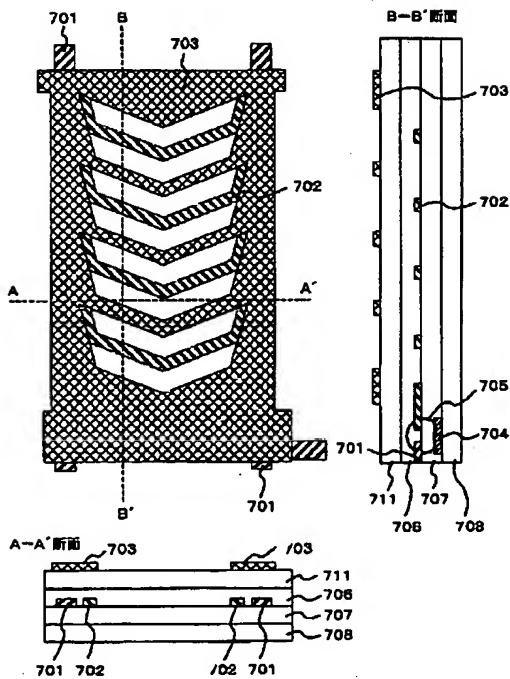
【图5】

5



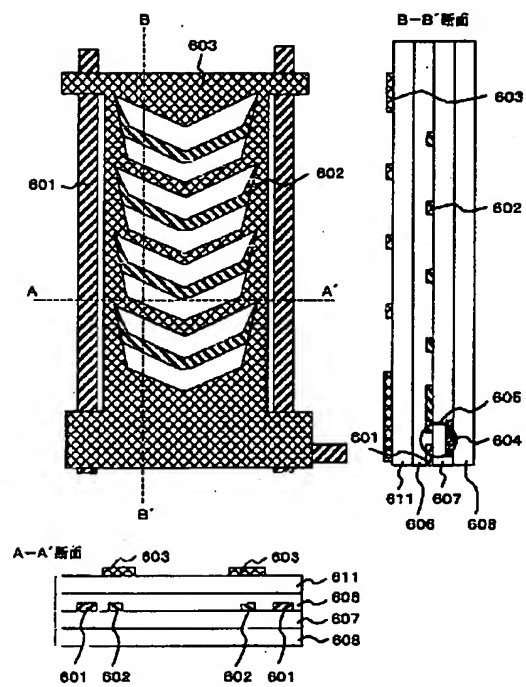
【図7】

7



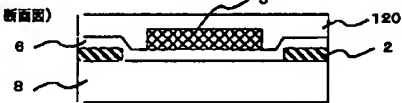
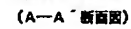
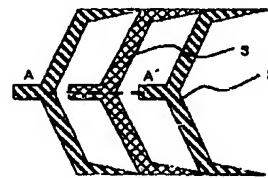
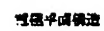
【図6】

6



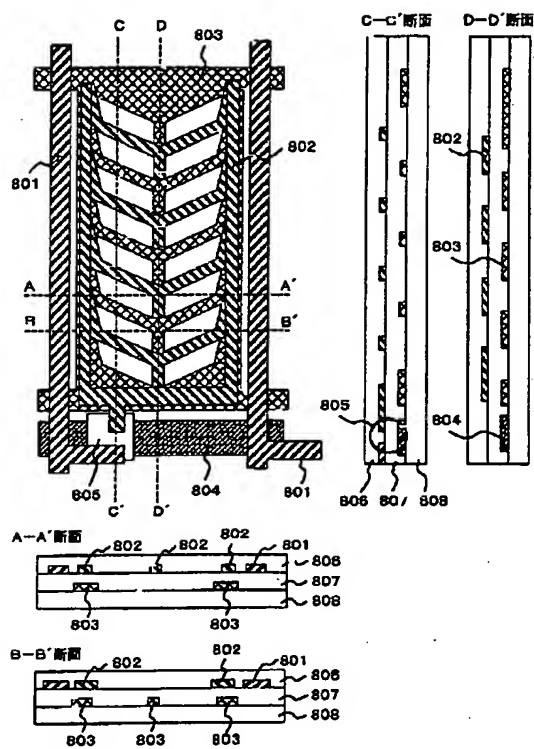
【图13】

图 13



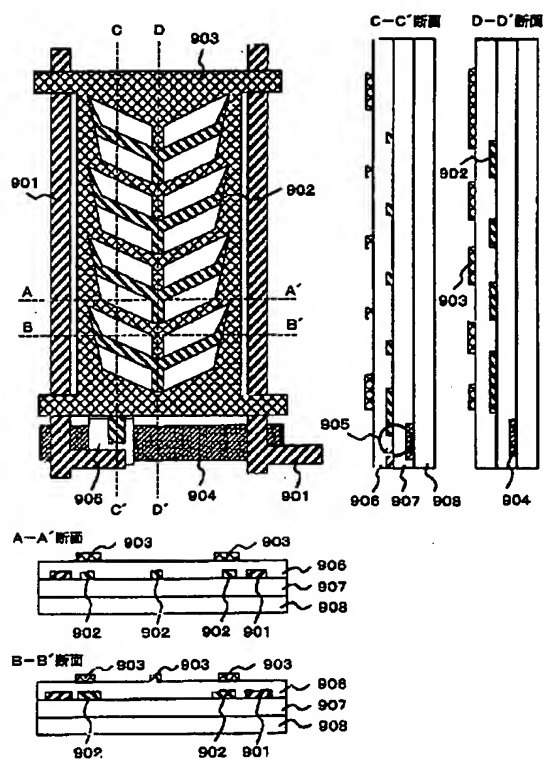
【图8】

图 8



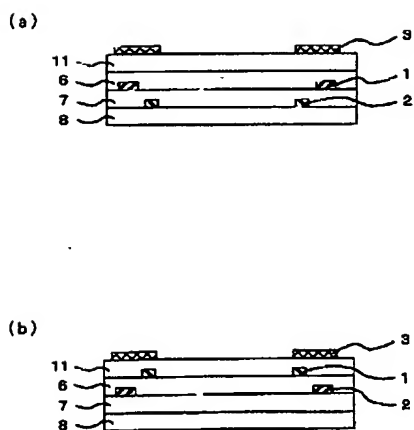
【图9】

图 9



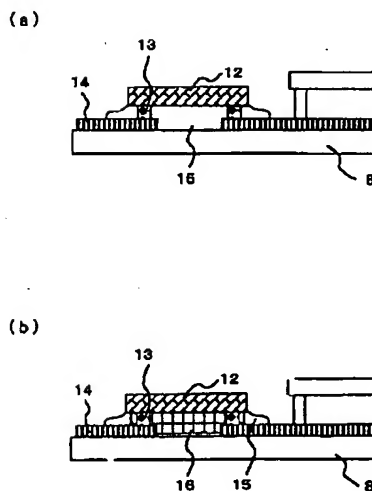
【图14】

图 14



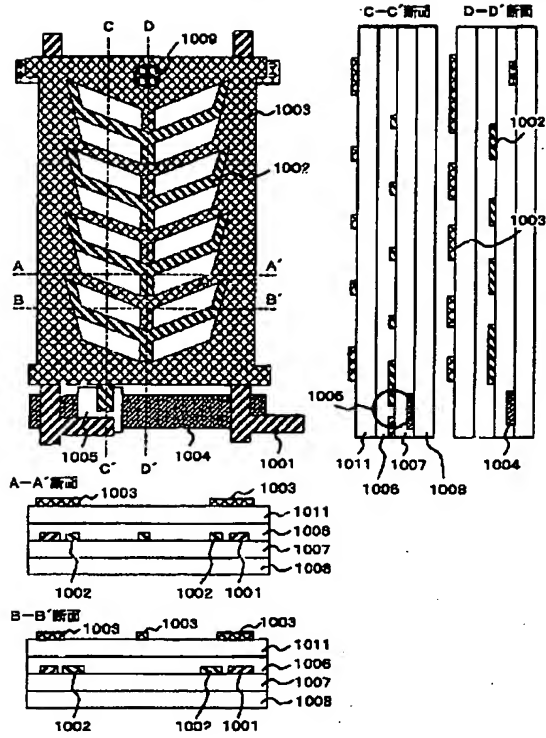
【图15】

图 15



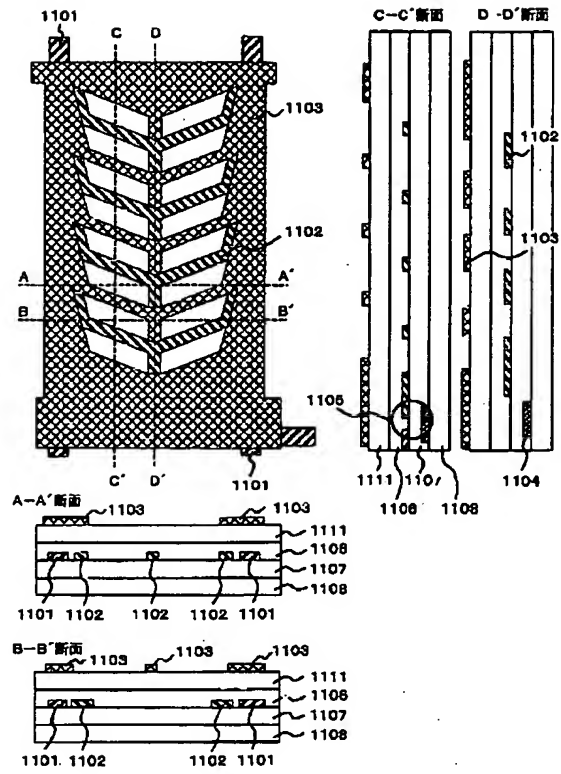
【図10】

図 10



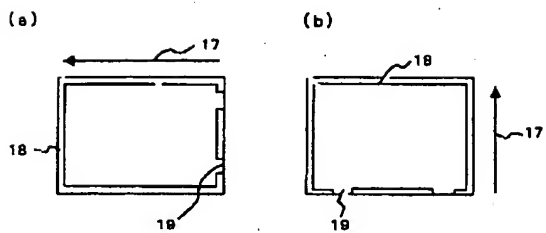
【図11】

図 11



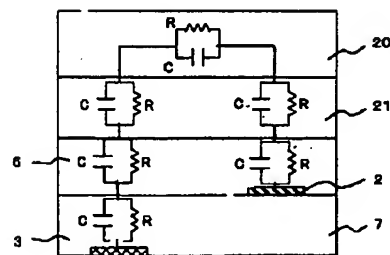
【図16】

図 16



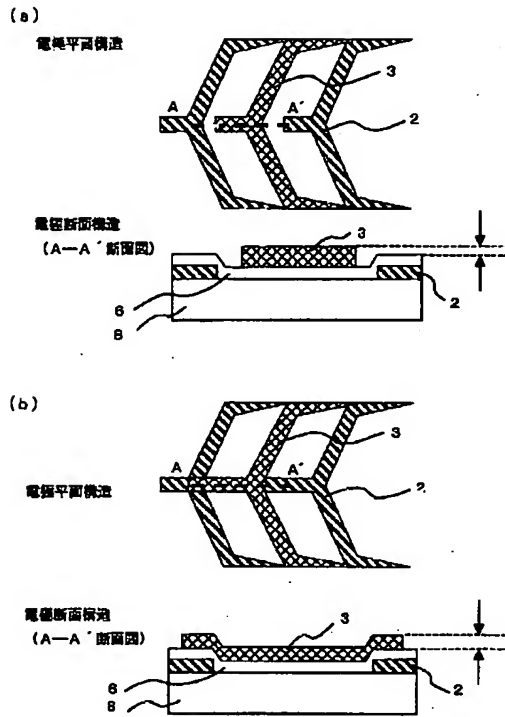
【図17】

図 17



【図12】

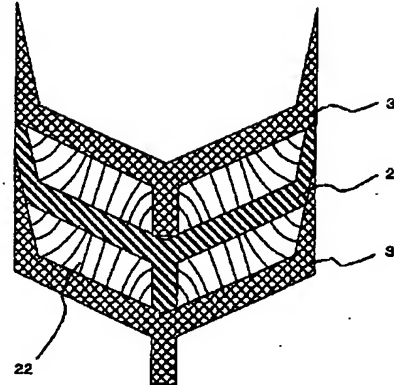
図 12



【図18】

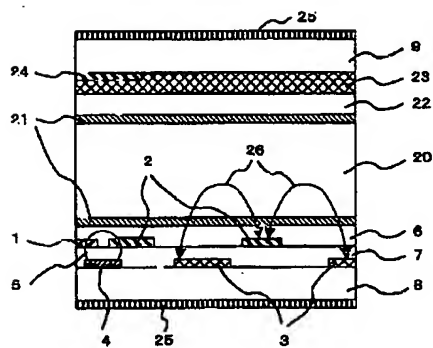
図 18

電極平面図



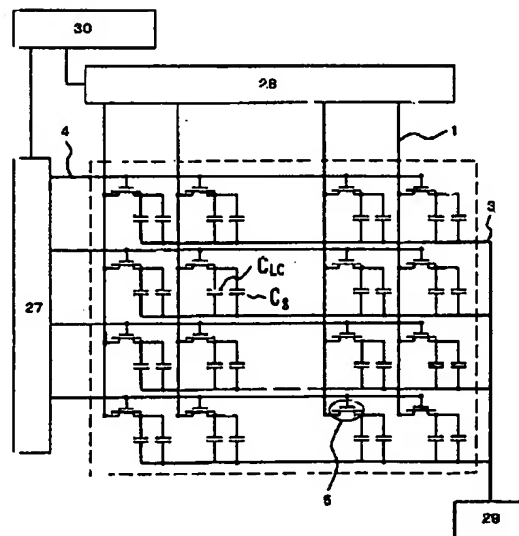
【図19】

図 19



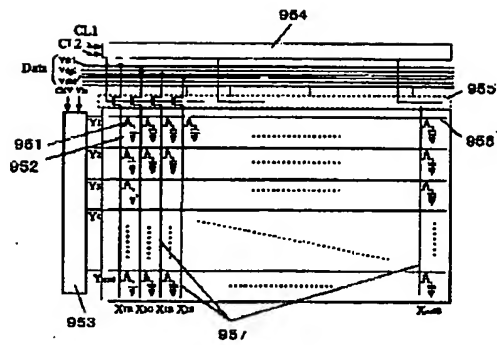
【図20】

図 20



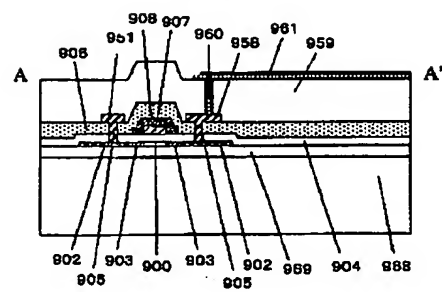
【図21】

図 21



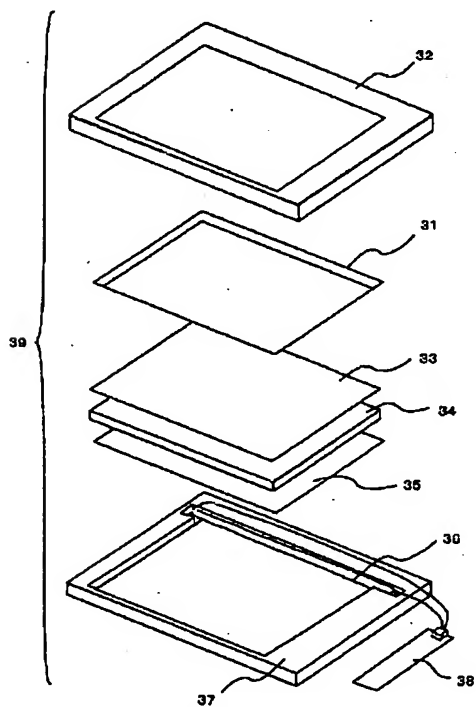
【図22】

図 22



【図23】

図 23



フロントページの続き

Fターム(参考) 2H089 LA22 NA29
2H092 GA14 GA20 GA43 HA03 HA04
JB58 KA04 NA01 NA07